

Verzögerungsglied mit digital einstellbarer Signalverzögerung in einem 45nm PD-SOI CMOS Prozess

Prinzipiell verursacht jede Schaltung eine zeitliche Verzögerung des Ausgangssignals gegenüber dem Eingangssignal, auch bekannt als Latenz. Typischerweise lässt sich diese Verzögerung nicht einfach kontrollieren und kann zudem über große Frequenzbereiche hinweg nicht als konstant angenommen werden. Es gibt verschiedene Schaltungskonzepte zur Realisierung einer einstellbaren Latenz, beispielsweise Vektormodulatoren, einstellbare kapazitive Lasten oder die Verwendung eines sogenannten current-starved (stromerschöpften) Inverters.

Hinsichtlich der Spezifikation eines solchen Verzögerungsglieds sind verschiedene Aspekte zu berücksichtigen. Eine genaue Spezifikation hinsichtlich des letztendlich zur Verfügung stehenden Einstellbereichs und der Auflösung der Verzögerung im gewählten Einstellbereich (Genauigkeit, mit der eine bestimmte Verzögerung eingestellt werden kann) ist maßgeblich für den Entwurf. Eine weitere den Entwurf beeinflussende Entscheidung ist die Wahl einer Domäne für die Führungsgröße der Verzögerungssteuerung. In anderen Worten, soll die gewünschte Verzögerung durch ein digitales Eingangswort oder eine analoge Spannung einstellbar sein?

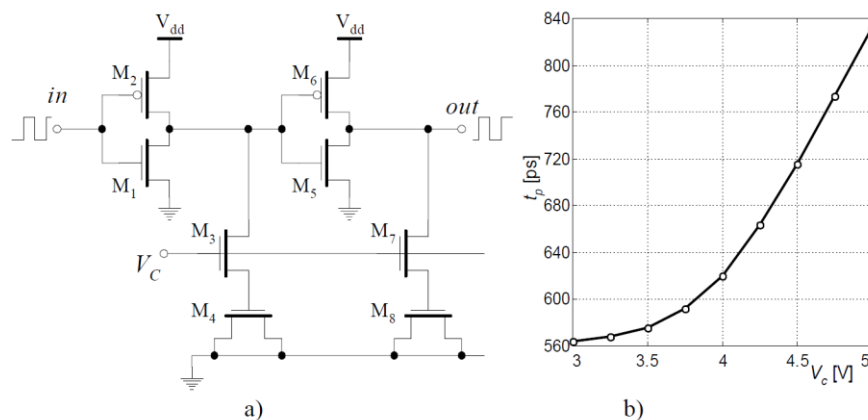


Fig. 1. Shunt capacitor delay element a) scheme and b) typical characteristic delay in term of control voltage

In dieser Arbeit (MA/DA) sind Sie verantwortlich für die Analyse, den Entwurf und die Implementierung einer integrierten Schaltung, welche eine einstellbare Signalverzögerung im Bereich einiger Picosekunden (10-30ps) ermöglicht. Die Einstellauflösung soll 3-5 bit betragen. Dabei sollen verschiedene Lösungsansätze anhand zuvor spezifizierter Kriterien verglichen und der am besten geeignete Ansatz ausgewählt werden. Der anschließende Entwurf und die Implementierung der Schaltung erfolgen in einer fortschrittlichen 45nm PD-SOI CMOS Technologie.

Verwendete Literatur:

[1] http://es.elfak.ni.ac.rs/Papers/Jovanovic-Stojcev_LinearCurrentStarvedDelayElement.pdf