

# Eine sehr breitbandige Gleichrichterschaltung in einem 45nm PD-SOI CMOS Prozess

Ein stromquellen-basierter Digital-Analog-Umsetzer (DAU) besteht aus seiner hohen Zahl von Differenzpaaren und einer gemeinsamen resistiven Last. Das hat zur Folge, dass der Ausgangsknoten für alle Differenzpaare derselbe ist. Vor allem im Bereich hoher Eingangssignalfrequenzen und einer einhergehenden hohen Schaltaktivität in den Differenzpaaren treten sehr wahrscheinlich störende Impulse – sogenannte Glitches – im Ausgangsstrom/in der Ausgangsspannung auf. Betrachtet man den ausgangsseitigen Frequenzgang eines DAU, so können diese Glitches die Güte des Ausgangssignals erheblich verschlechtern. In diesem Zusammenhang existieren Ansätze für Kalibrieralgorithmen, welche in der Lage sind, die Leistung eines während des Schaltvorgangs auftretenden Glitches zu detektieren und in einem weiteren Schritt die Leistungen verschiedener Glitches unter Anwendung unterschiedlicher Schaltungskonfigurationen miteinander zu vergleichen. Für diesen Zweck wird ein Gleichrichter benötigt. Im einfachsten Fall kann eine Diodenbrücke verwendet werden. Schnelle Dioden stehen in den meisten CMOS Technologien jedoch nicht zur Verfügung. Da die Frequenz am Ausgang einer Doppelweg-Gleichrichterschaltung der doppelten Eingangsfrequenz entspricht und Glitches zudem selbst sehr hochfrequent sind, wird eine Schaltung benötigt, welche für sehr hohe Frequenzen (über 10 GHz) geeignet und darüberhinaus sehr breitbandig ist. Weiterhin soll die Amplitude des gleichgerichteten Ausgangssignals über große Frequenzbereiche hinweg konstant sein.

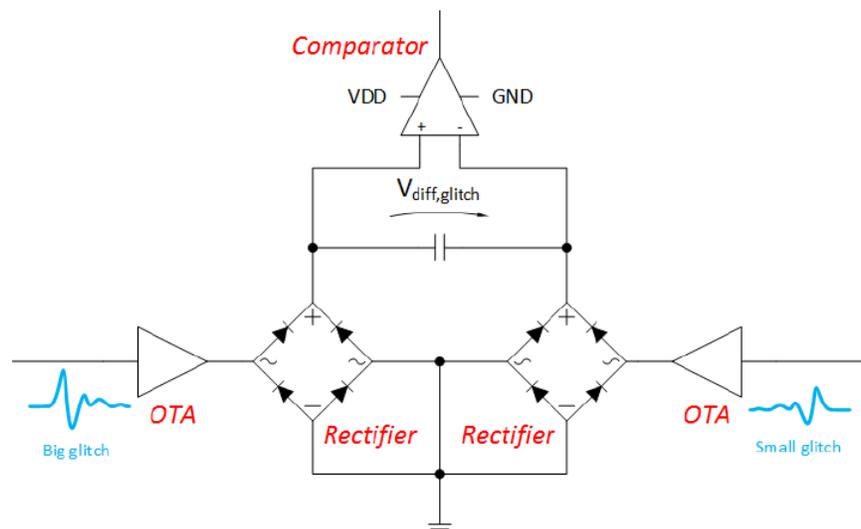


Fig. 1. System Level Schematic of a possible glitch detection and comparison circuit.

In dieser Arbeit (MA/DA) sind Sie verantwortlich für die Implementierung einer integrierten Gleichrichterschaltung, welche die o.a. Kriterien erfüllt. Zu Beginn der Bearbeitung sollen während einer ausführlichen Literaturrecherche verschiedene Lösungsansätze miteinander verglichen und der am besten geeignete Ansatz ausgewählt werden, um einen Gleichrichter bei hohen Frequenzen zu realisieren. Anschließend werden Sie die gewählte Schaltung entwerfen und implementieren. Die Simulationsergebnisse sollen mit den aus der Schaltungsanalyse hervorgehenden Werten verglichen werden. Die zur Implementierung verwendete Technologie ist ein 45nm PD-SOI CMOS Prozess.