

# Ein hochgenauer Transimpedanz-Verstärker mit Offset-Kompensation in einem 45nm PD-SOI CMOS Prozess

Um einen stromquellen-basierten Digital-Analog-Umsetzer mit einer sehr genauen Übertragungskennlinie zu realisieren, müssen viele Stromquellen perfekt aufeinander abgestimmt sein. Die Verwendung einfacher Stromspiegel ist nicht ausreichend, um die gewünschte hohe Präzision zu erzielen. Sogenanntes Mismatch ist der ausschlaggebende Fehlermechanismus, der zu geringen Unterschieden in den Amplituden der Ströme führt, welche von den Stromquellen erzeugt werden. Um dieses Problem zu lösen, können die Ströme periodisch mit einem Referenzstrom verglichen und bei Bedarf erhöht oder verringert werden, bis die gewünschte Genauigkeit erreicht ist. Die Anpassung des Stroms erfolgt üblicherweise mithilfe eines weiteren DAUs, welcher parallel zur Hauptstromquelle geschaltet ist und einen digital einstellbaren Hilfsstrom erzeugt. Der Vergleich zweier Eingangsströme erfordert einen differentiellen Transimpedanz-Verstärker (engl. Transimpedance Amplifier, TIA). Zusätzlich muss gewährleistet werden, dass dieser TIA während des Vergleichs der typischerweise nur sehr gering voneinander abweichenden Ströme ( $< 1\mu\text{A}$  Unterschied) keinen eigenen Fehler aufgrund von Mismatch in das Vergleichsergebnis einbringt. Dieses interne Mismatch des TIAs äußert sich durch eine Offset-Spannung, welche am Ausgang des TIAs zu beobachten ist, selbst wenn die beiden Eingänge kurzgeschlossen werden. Diese Offset-Spannung muss mithilfe geeigneter schaltungstechnischer Maßnahmen ausgeglichen werden.

Ihre Aufgabe (MA/DA) besteht zunächst im Vergleich verschiedener Lösungsansätze zur Implementierung eines TIAs. Ihre Arbeit beinhaltet zudem die Untersuchung geeigneter Offset-Kompensationstechniken und die Implementierung einer solchen in einer fortschrittlichen 45nm PD-SOI CMOS Technologie. Die implementierte Schaltung soll in der Lage sein, zwei Ströme in der Größenordnung von wenigen  $\mu\text{A}$  bei hoher Genauigkeit zuverlässig zu vergleichen. Die gewählte Schaltungsarchitektur ist zu entwerfen und sowohl im Frequenz- als auch im Zeitbereich sorgsam zu simulieren. Sowohl Großsignal-, als auch Kleinsignalsimulation sind durchzuführen. Es ist eine Offset-Kompensation zu implementieren, welche hinsichtlich ihrer Zuverlässigkeit gegenüber Temperatur- und Prozessabweichungen zu untersuchen ist. Zuletzt sollen die gewonnenen Simulationsergebnisse mit der Entwurfsspezifikation verglichen werden.