

detaillierter Studienablaufplan Studiengang Informationssystemtechnik, Fachgebiet Elektronische Schaltungen und Systeme (DPO 2014), Hilfsmittel zur Planung

Stand: 30.08.2024

= alte Module

Modul-Nr./CN	Modulname Lehrveranstaltung (Abk. im Stundenplan)	6. Semester	7. Semester	Konto HISPOS	Hinweise zu Prüfungsleistungen	LP	Modulverantwortlicher	Studentensets
		V/Ü/P	V/Ü/P					
ET-12 08 19 <small>M1208-11240</small>	VLSI-Prozessorwurf VLSI-Prozessorwurf/ VLSI Processor Design (VLSI-ProcDesign) [Lehrsprache Englisch]	2/2/2 2PL 2/2/2		78100	M = (2 PL1 + PL2) / 3 PL1 Projektarbeit 30h 78110 PL2 Referat 20 min 78120	7	Prof. Mayr	EuiDE-8-ST, EuiDE-8-BEI, EuiDI-6-ESS
ET-12 08 16 <small>M1208-11100</small>	Radio Frequency Integrated Circuits Radio Frequency Integrated Circuits (RadFreqIC) [Lehrsprache Englisch]	3/1/2 PL 3/1/2		75100	M = PL PL Klausur (engl., Beantwortung dt. o. engl.) 120min 75110 75111 (engl.)	7	Prof. Ellinger	EuiDE-8-ST, EuiDE-8-BEI, EuiDI-6-ESS, EuiMN-3-APP, EuiMN-3-TEC, EuiMN-3-DES
ET-12 08 17 <small>M1208-11230</small>	Integrated Circuits for Broadband Optical Communications Integrated Circuits for Broadband Optical Communications (ICBC) [Lehrsprache Englisch]		3/1/2 PL 3/1/2	77900	M = PL PL1 Klausur (wahlweise dt. o. engl.) 120min 77910 (77911 engl.)	7	Prof. Ellinger	
ET-12 10 16 <small>M1210-11220</small>	Digitale Signalverarbeitung und Hardware-Implementierung Hardware-/Software-Codesign für Signalprozessoren (H-/S-Codesign)	2/1/0 PL 2/1/0	0/0/2 PL	77300	M = (2 PL1 + 1 PL2) / 3 PL1 ab 16 TN Klausur 120 min, bis zu 16 TN mdl. PL 20min 77310 PL2 Praktikumsbericht 77320	7	Prof. Fettweis	EuiDE-9-NT2, EuiDE-9-ST
	Praktikum Hardware-/Software-Codesign (Hardware/Software Codesign Lab)		0/0/2					EuiDE-9-NT2, EuiDE-9-ST

Modul-Nr./CN	Modulname Lehrveranstaltung (Abk. im Stundenplan)	6.	7.	Konto HISPOS	Hinweise zu Prüfungsleistungen	LP	Modulverantwort- licher	Studentensets
		Semester V/Ü/P	Semester V/Ü/P					
ET-12 08 07 <small>M1208-11170</small> <small>wird ab WiSe 24/25 nicht mehr angeboten</small>	Einführung in die Theorie nichtlinearer Systeme Beschreibung und Analyse nichtlinearer Systeme/ Analysis and Description of Nonlinear Systems (<i>B.u.A. nichtlin. Syst</i>) [Lehrsprache Englisch]	2/1/0 PL 2/1/0	2/1/0 PL	77500	M = (PL1 + PL2) / 2 PL1 ab 10 TN Klausur 90 Min., bis zu 10 TN Mdl. PL 30min 77530	7	Prof. Tetzlaff	EuiDE-8-ST, EuiDI-6-ESS
	Zellulare nichtlineare Netzwerke (<i>Zell.ni.-lin.NW</i>) [Lehrsprache Englisch]		2/1/0		PL1 an 10 TN Klausur 90min, bis zu 10 TN Mdl. PL 30min 77540			EuiDE-9-ST, EuiDI-8-ESS
ET-12 08 08 <small>M1208-11180</small>	Schaltungssimulation und Systemidentifikation Schaltungssimulation und -modellierung (<i>Schalt.Simul.</i>) Modellbildung und Systemidentifikation (<i>Mod.bil.u.Syst.ident.</i>)	1/1/0 PL 1/1/0	2/1/0 PL 2/1/0	81500	M = (PL1 + PL2) / 2 PL1 Klausur 120 min 81510 PL2 Klausur 120 min 81520	7	Prof. Tetzlaff	EuiDE-8-ST, EuiDI-6-ESS
								EuiDE-9-ST
ET-12 08 27 <small>M1208-11360</small>	Neuromorphe VLSI Systeme Neuromorphe VLSI Systeme (<i>Neurom.VLSI-Sys</i>)	4/2/0 4/2/0		83100	M = (2 PL1 + PL2) / 3 PL1 Beleg 83110 PL2 Referat 83120	7	Prof. Mayr	EuiDE-8-ST, EuiDI-6-ESS