

Stundenplan für das Sommersemester 2024 (01.04.2024 -30.09.2024)

Stand: 03.05.24
Fakultät Elektrotechnik und
Informationstechnik

Seminargruppe:
EuiDI-6-ESS

	Montag	Dienstag	Mittwoch	Donnerstag	Freitag
1.DS 07:30 - 09:00 1. Woche	Ellinger, Frank Ü RadFreqIC GÖR/0226/H		Tutor RN Ü Rechnernetze BAR/0E85/U		
1.DS 07:30 - 09:00 2. Woche	Ellinger, Frank V RadFreqIC GÖR/0226/H		Tutor RN Ü Rechnernetze BAR/0E85/U		
2.DS 09:20 - 10:50 1. Woche	Fettweis, Gerhard V H-/S-Codesign CHE/0091/H ab 7.5.	Mayr, Christian V VLSI-ProcDesign BAR/0218/U	Mittelbach, Martin V Info.theorie HÜL/S186/H	Ellinger, Frank V RadFreqIC GÖR/0226/H	Partzsch, Johannes/Schreiter, Jörg Ü Neurom.VLSI-Sys vereinbarter Ort
	Fettweis, Gerhard Ü Grdl. Nachrichtentechnik TOE/0317/H		Ellinger, Frank P RadFreqIC GÖR/0226/H	Wolf, Anne / Mittelbach, Martin Ü Info.theorie TOE/0317/H	
2.DS 09:20 - 10:50 2. Woche	Fettweis, Gerhard V H-/S-Codesign CHE/0091/H ab 7.5.	Mayr, Christian V VLSI-ProcDesign BAR/0218/U	Mittelbach, Martin V Info.theorie HÜL/S186/H	Ellinger, Frank V RadFreqIC GÖR/0226/H	Partzsch, Johannes/Schreiter, Jörg Ü Neurom.VLSI-Sys vereinbarter Ort
			Ellinger, Frank P RadFreqIC GÖR/0226/H	Wolf, Anne / Mittelbach, Martin Ü Info.theorie TOE/0317/H	
3.DS 11:10 - 12:40 1. Woche	Castrillon, Jeronimo Ü Compilerbau-Ü POT/0013/U	Habich V DMF TRE/MATH/H	Ascoli, Alon V B.u.A. nichtlin. Syst. vereinbarter Ort	Ascoli, Alon Ü B.u.A. nichtlin. Syst. vereinbarter Ort	Partzsch, Johannes/Schreiter, Jörg V Neurom.VLSI-Sys GÖR/0127/U
		Mayr, Christian Ü VLSI-ProcDesign vereinbarter Ort	Castrillon, Jeronimo V Compilerbau ZEU/0250/Z	Wählich V Rechnernetze HSZ/0003/H	
		Fettweis, Gerhard Ü Grdl. Nachrichtentechnik GÖR/0127/U			
3.DS 11:10 - 12:40 2. Woche	Castrillon, Jeronimo Ü Compilerbau-Ü POT/0013/U	Habich V DMF TRE/MATH/H	Ascoli, Alon V B.u.A. nichtlin. Syst. vereinbarter Ort	Wählich V Rechnernetze HSZ/0003/H	Partzsch, Johannes/Schreiter, Jörg V Neurom.VLSI-Sys GÖR/0127/U
		Mayr, Christian Ü VLSI-ProcDesign vereinbarter Ort	Castrillon, Jeronimo V Compilerbau ZEU/0250/Z		
4.DS 13:00 - 14:30 1. Woche	Fettweis, Gerhard V Grdl. Nachrichtentechnik BAR/SCHÖ/E (am 6.5. im ZEU LICH)		Höppner, Sebastian Ü SchaltKrSysEntw. vereinbarter Ort		Fettweis, Gerhard Ü Grdl. Nachrichtentechnik BAR/SCHÖ/E
4.DS 13:00 - 14:30 2. Woche	Fettweis, Gerhard V Grdl. Nachrichtentechnik BAR/SCHÖ/E (am 6.5. im ZEU LICH)	Wolf, Anne / Mittelbach, Martin Zusatztermin Info.theorie GÖR/0229/U	Höppner, Sebastian Ü SchaltKrSysEntw. vereinbarter Ort		Fettweis, Gerhard Ü H-/S-Codesign BAR/SCHÖ/E

5.DS 14:50 - 16:20 1. Woche	Partzsch, Johannes/Schreiter, Jörg V Neurom.VLSI-Sys SCH/A117/H	Mayr, Christian P VLSI-ProcDesign vereinbarter Ort			
	Müller, Jens Ü Schalt.Simul. vereinbarter Ort				
	Müller, Jens V Schalt.Simul. vereinbarter Ort				
5.DS 14:50 - 16:20 2. Woche	Partzsch, Johannes/Schreiter, Jörg V Neurom.VLSI-Sys SCH/A117/H	Mayr, Christian P VLSI-ProcDesign vereinbarter Ort			
	Müller, Jens V Schalt.Simul. vereinbarter Ort				
6.DS 16:40 - 18:10 1. Woche					Habich Ü DMF APB/E006/U
6.DS 16:40 - 18:10 2. Woche					Habich Ü DMF APB/E006/U