

Modulnummer und Ort	MA-CSE-19, Dresden
Modulname	Hardware Modellierung und Simulation
Modulverantwortlich	Prof. Dr. D. Göhringer
Inhalte und Qualifikationsziele	<p><u>Inhalte:</u> Das Modul vermittelt Übersichts- und Spezialwissen auf den Gebieten der Simulation, Evaluation und Verifikation von digitalen Systemen. Das vorlesungsbegleitende Praktikum vermittelt praktische Erfahrungen zur Programmierung von digitalen Systemen mittels der Hardwarebeschreibungssprache VHDL und der Modellierungssprache SystemC.</p> <p><u>Qualifikationsziele:</u></p> <ul style="list-style-type: none"> • Kenntnisse in den Bereichen Simulation, Evaluation und Verifikation von digitalen Systemen, wie beispielsweise Field Programmable Gate Arrays (FPGAs) • Kenntnisse im Bereich Modellierung von digitalen Systemen mittels SystemC • Praktische Fähigkeiten zur Programmierung von digitalen Systemen mittels der Hardwarebeschreibungssprache VHDL und Erfahrungen aus Beispielprojekten
Lehrformen	2 SWS Vorlesung und 2 SWS Praktikum
Voraussetzungen für die Teilnahme	-
Verwendbarkeit des Moduls	Wahlpflichtmodul im Master-Studiengang Computational Science and Engineering.
Voraussetzungen für die Vergabe von Leistungspunkten	Die Leistungspunkte werden erworben, wenn die Modulprüfung bestanden ist. Die Modulprüfung besteht bei mehr als 10 angemeldeten Studierenden aus einer Klausurarbeit im Umfang von 60 Minuten. Bei bis zu 10 angemeldeten Studierenden besteht sie aus einer mündlichen Prüfungsleistung als Einzelprüfung im Umfang von 30 Minuten. Die Art der konkreten Prüfungsleistung wird am Ende des Anmeldezeitraums fakultätsüblich bekannt gegeben.
Leistungspunkte und Noten	Im Modul können 6 LP erworben werden. Die Modulnote ergibt sich aus der Note der mündlichen oder schriftlichen Prüfungsleistung.
Häufigkeit des Angebots	Das Modul wird zu jedem Wintersemester angeboten.
Arbeitsaufwand	180h
Dauer des Moduls	1 Semester