



Diplomverteidigung

Entwurf und Implementierung eines zuverlässigen
verbindungsorientierten Transportprotokolls für die
Kommunikation zwischen PC und FPGA

Jonas Eymann
s0186918@mail.inf.tu-dresden.de

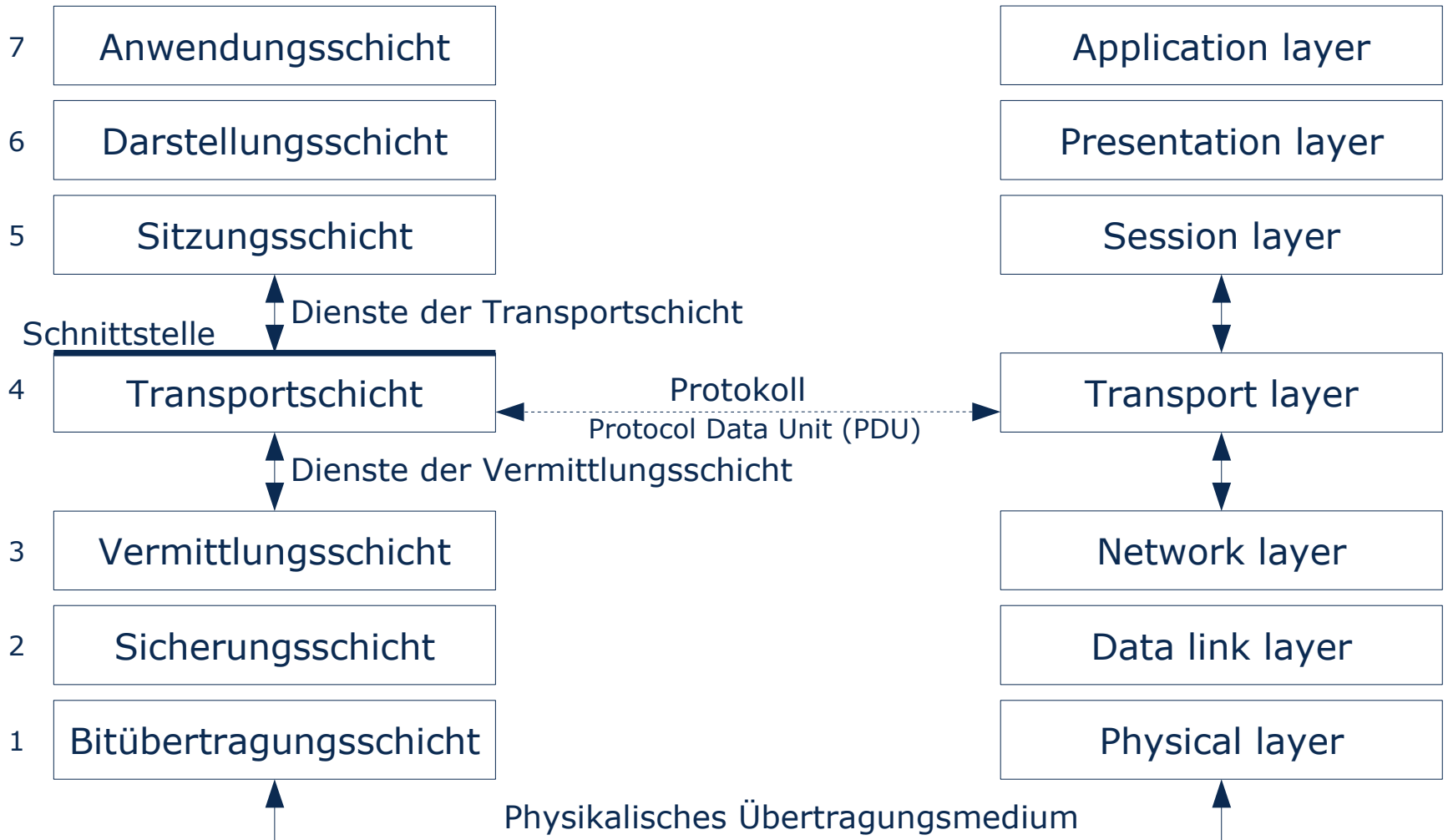
Dresden, 25.11.2009

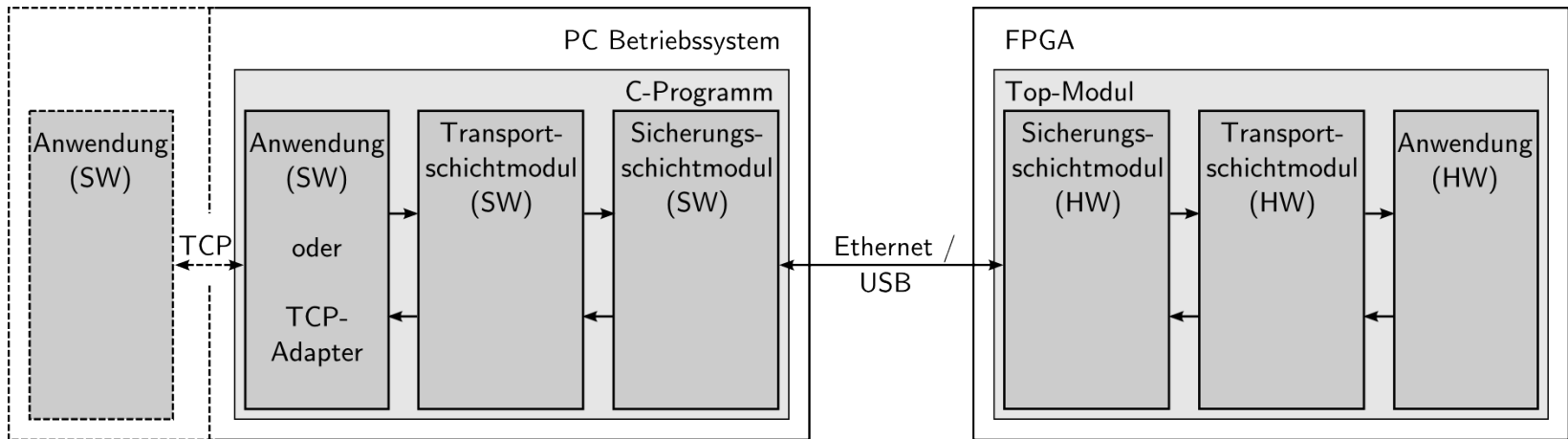
Betreuer: Dipl.-Inf. Martin Zabel

- Motivation und Ziel der Arbeit
- OSI-Referenzmodell und Begriffe
- Systementwurf
- Transportschicht und Transportprotokoll
- Implementierung des Kommunikationssystems
- Test- und Bewertungskriterien
- Erzielte Nutzdatenübertragungsraten
- Zusammenfassung der Ergebnisse

- Anbindung von FPGAs an den PC via RS-232 nicht mehr zeitgemäß
 - an PCs oft keine serielle Schnittstelle mehr vorhanden
 - niedrige Übertragungsrate (typischerweise max. 115,2 kbit/s)
- Alternativen
 - USB (1,5 Mbit/s, 12 Mbit/s, bis zu 480 Mbit/s bei USB 2.0)
 - Ethernet (typischerweise 100 Mbit/s oder 1 Gbit/s)
 - FireWire (IEEE 1394), PCI Express
 - drahtlos: z. B. WLAN (IEEE 802.11), Bluetooth (IEEE 802.15)
 - ...
- Ziel der Arbeit
 - zuverlässige Kommunikation über unzuverlässige Verbindung
 - Implementierung in Hard- und Software für zwei verschiedene Übertragungsmedien

OSI-Referenzmodell und Begriffe





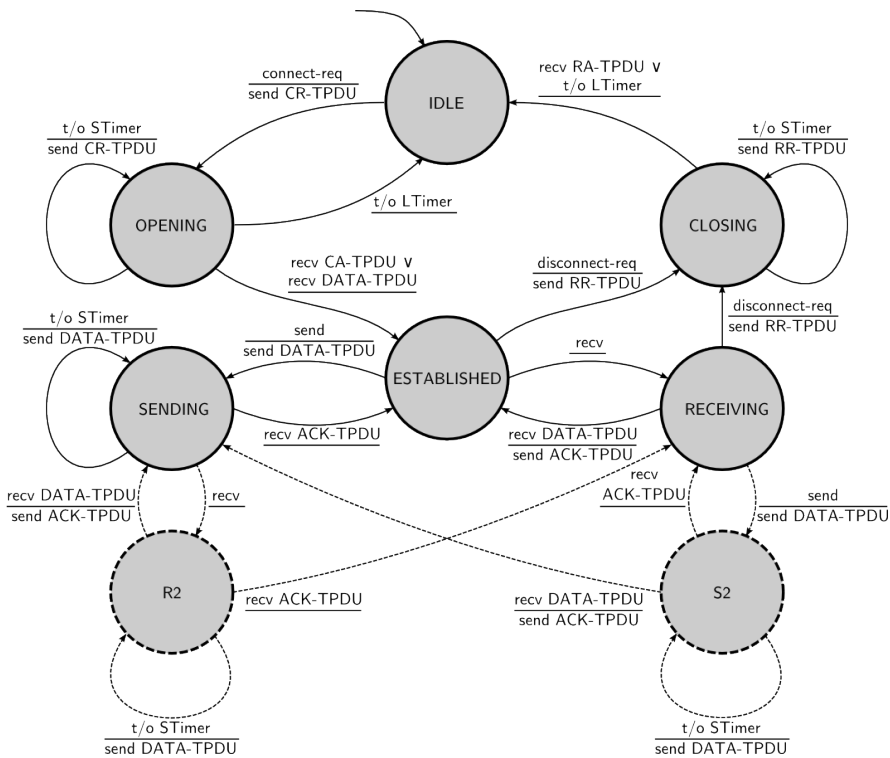
- **Unabhängige Schichten**
 - Zugriff auf Dienste durch spezifizierte Schnittstellen
- **Implementierung der Sicherungsschichtmodule für Ethernet und USB**
 - weitverbreitet
 - beide Schnittstellen auf ML505-Evaluationsboard vorhanden
- **TCP-Adapter für Nutzung durch Anwendungen in anderen Programmiersprachen als C**

„zuverlässiges verbindungsorientiertes Transportprotokoll“

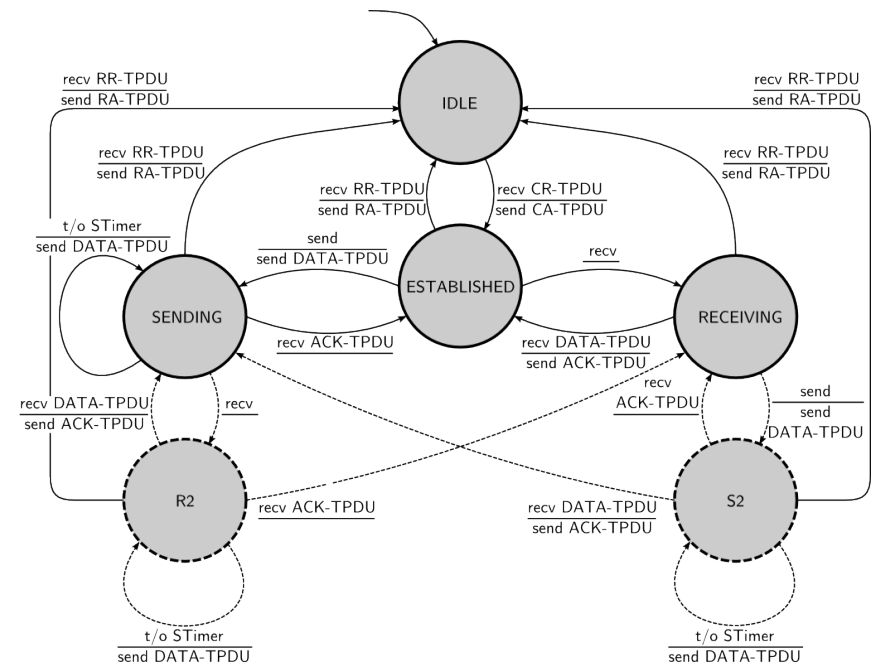
- **Zuverlässig**
 - Fehlerfreiheit
 - Freiheit von Duplikaten
 - Vollständigkeit
 - ursprüngliche Reihenfolge
- **Verbindungsorientiert**
 - Auf- und Abbau einer Verbindung vor der Nutzdatenübertragung
- **Transportprotokoll**
 - Ende-zu-Ende-Kommunikation
- **Beispiele: TCP, TP4, XTP, SCTP**
 - für Punkt-zu-Punkt-Verbindung überdimensioniert
 - größtenteils für Hardwareimplementierung ungeeignet

- Entwurfsziele
 - zuverlässige Datenübertragung
 - geringe Komplexität (für Hardwareimplementierung)
 - hohe Übertragungsrate
- Nachrichtenbasierter Dienst für die Anwendung
 - Transportdienstdateneinheiten (TSDU) mit festen Grenzen
- Verbindungsauf- und Abbau über 2-Wege-Handshake
 - jeweils vom PC initiiert
- Übertragungsablauf und Fehlererkennung
 - jede Transportprotokolldateneinheit (TPDU) wird bestätigt
 - Stop-and-Wait-Verfahren
 - automatische Wiederholung bei ausstehender Bestätigung (Automatic Repeat Request, ARQ)
 - Sequenznummern für Daten- und Bestätigungs-TPDUs
 - keine erneute Sicherung durch CRC o. Ä.

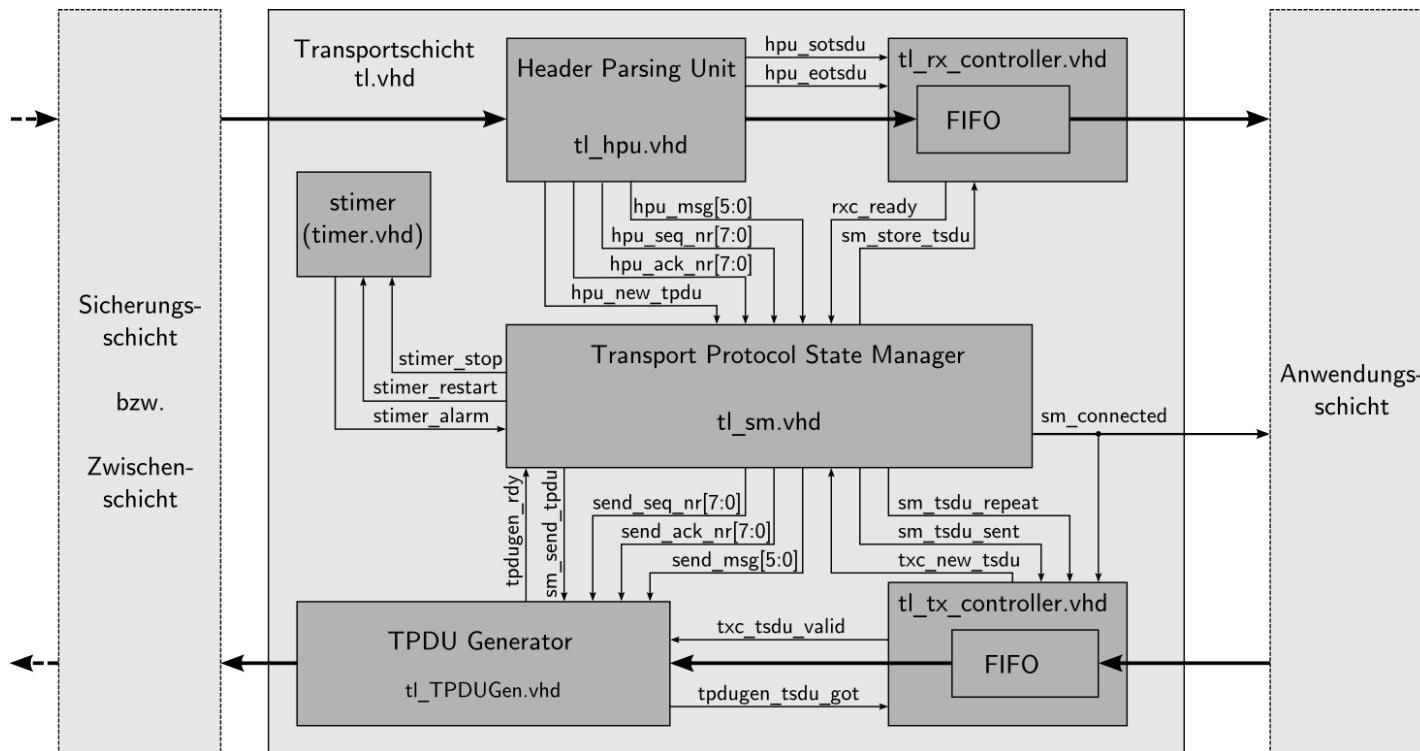
➤ PC-Instanz



➤ FPGA-Instanz

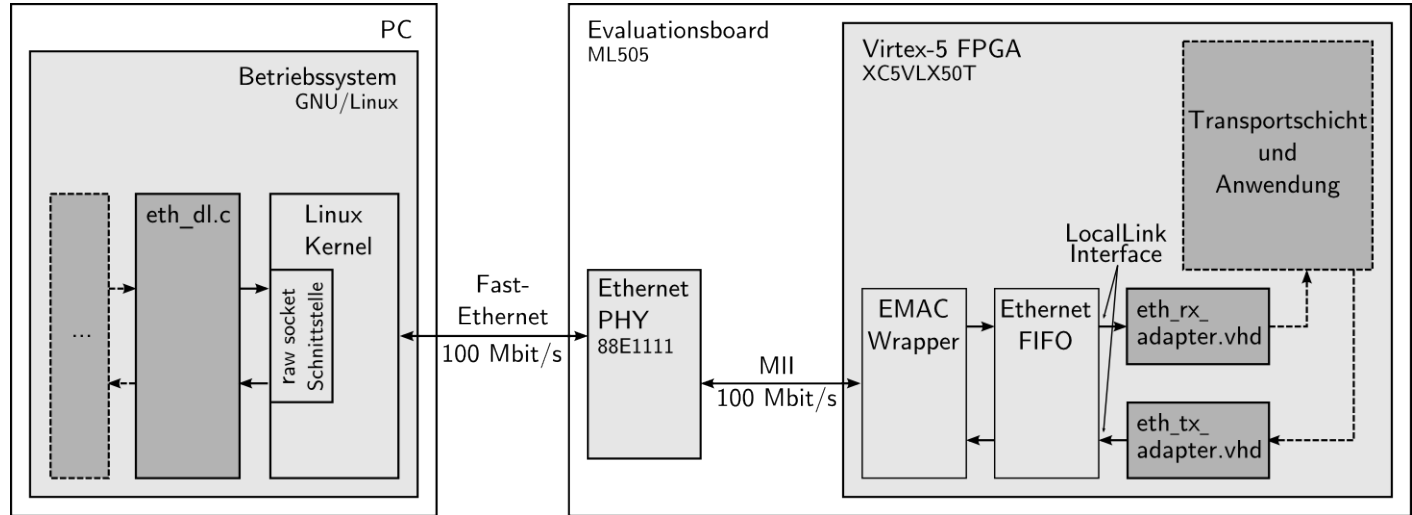


- Zunächst reine Softwareimplementierung für Test mit Ethernet (PC-zu-PC-Kommunikation)
- VHDL-Beschreibung für Hardware

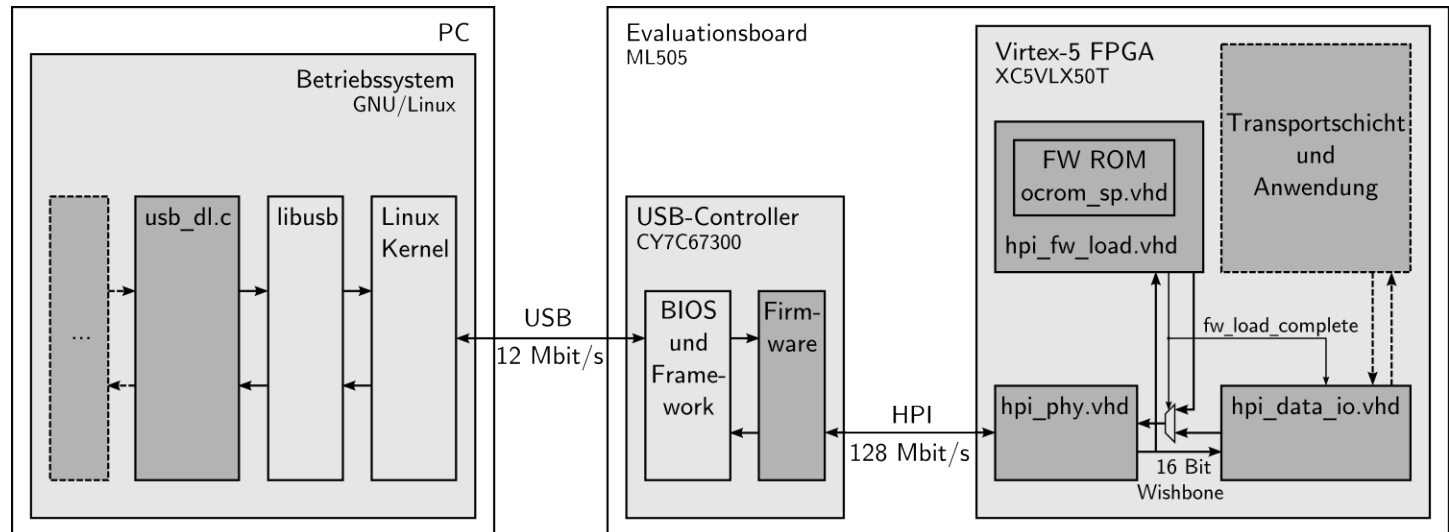


Implementierung Sicherungsschicht

Ethernet



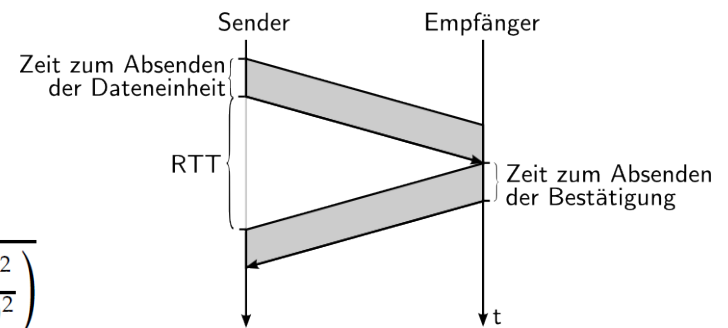
USB

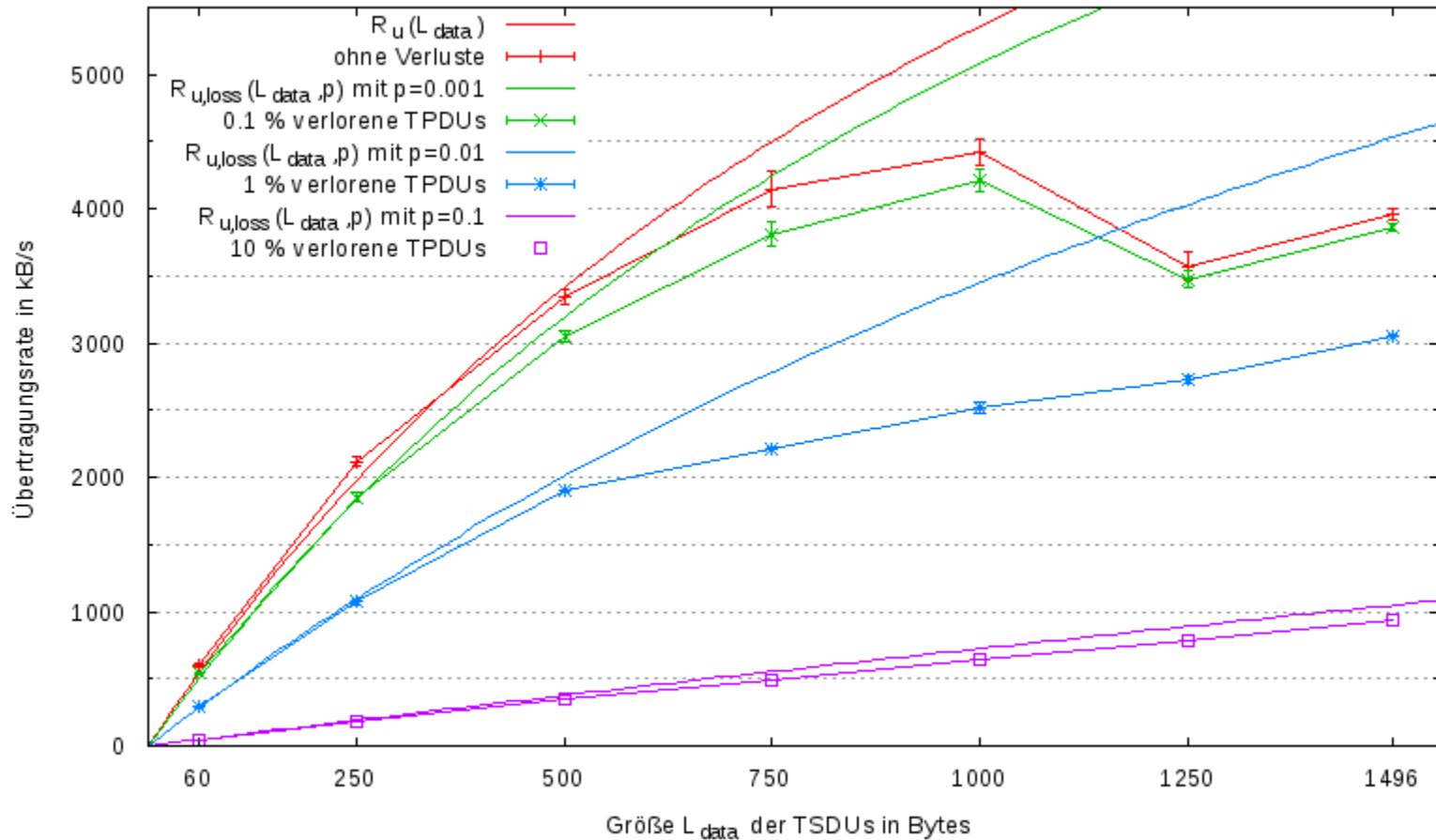


- Bewertung anhand der
 - Zuverlässigkeit
 - Höhe der erzielten Nutzdatenübertragungsrate
 - benötigten Ressourcen auf dem FPGA
- Simulation von TPDU-Verlusten
 - Sicherungsschichtmodule der PC-Instanz werfen TPDUs mit Wahrscheinlichkeit p
- Erzielbare Nutzdatenübertragungsraten

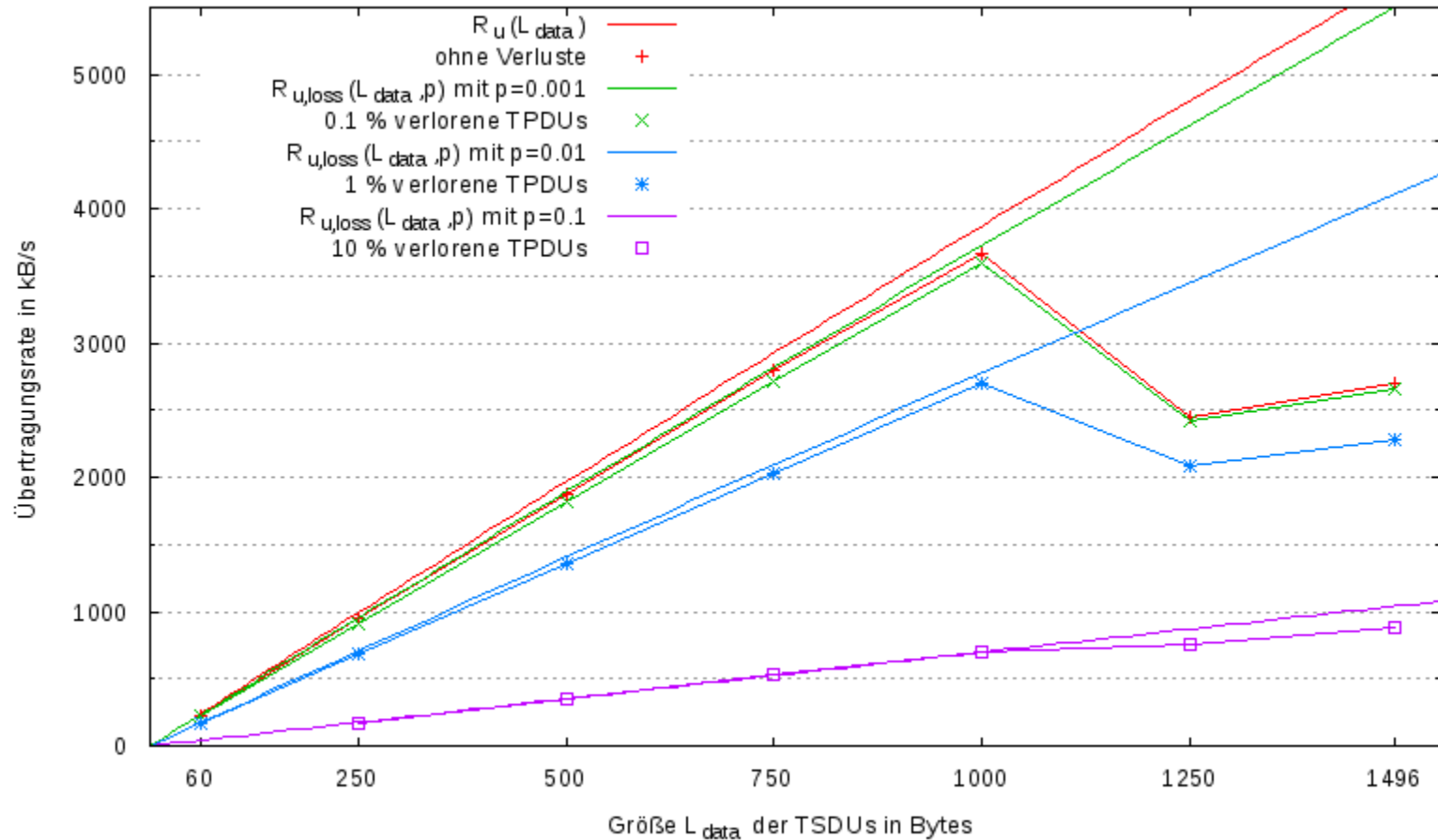
$$R_u = \frac{L_{\text{data}}}{t_{\text{trans}}} = \frac{L_{\text{data}}}{\frac{L_{\text{dp}}}{R} + \frac{L_{\text{ack}}}{R} + t_{\text{RTT}}}$$

$$R_{u,\text{loss}} = \frac{L_{\text{data}}}{\frac{L_{\text{dp}}}{R} + \frac{L_{\text{ack}}}{R} + t_{\text{RTT}} + \left(t_{\text{to}} + \frac{L_{\text{dp}}}{R}\right) \left(\frac{2p-p^2}{(1-p)^2}\right)}$$

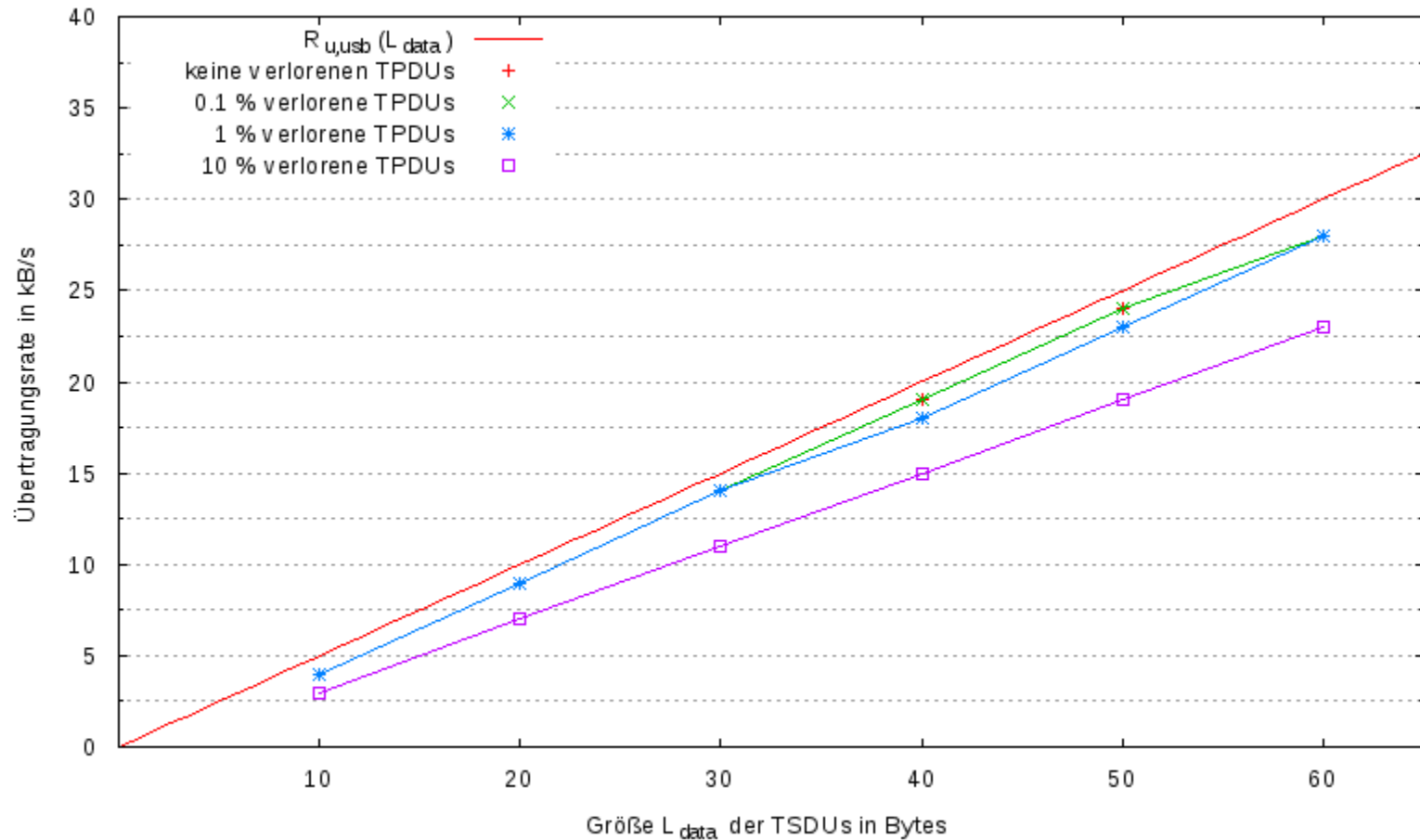




- $t_{RTT} = 0,1$ ms für R_u



- $R_{dp} = 1 \text{ Gbit/s}$, $R_{ack} = 100 \text{ Mbit/s}$ und $t_{RTT} = 0,25 \text{ ms}$ für $R_{u,loss}$



$$R_{u,usb}(L_{data}) = \frac{L_{data}}{2 \text{ ms}}$$

- Transportschicht für USB-Datenübertragung überflüssig
 - USB garantiert bei Bulk-Transaktionen zuverlässige Übertragung
 - implementierte Sicherungsschichtmodule können ohne Transportschicht verwendet werden
- Zuverlässige Datenübertragung über Ethernet
 - bis zu 3,7 MB/s über Switch
 - bis zu 4,4 MB/s über Crossover-Kabel
- Geringer Ressourcenbedarf auf dem FPGA (Virtex-5)
 - USB: 569 Register und 1144 Lookup-Tables bzw. 433 Slices (gesamtes Kommunikationssystem mit Test-Anwendung)
 - Ethernet: 817 Register, 891 Lookup-Tables bzw. 391 Slices (gesamtes Kommunikationssystem mit Test-Anwendung)
 - Transportschicht: ca. 180 Registers und 200-250 Lookup-Tables bzw. etwa 130 Slices
- Leistungsfähiger, universeller Ersatz für RS-232

Vielen Dank für Ihre Aufmerksamkeit!

