

Bussysteme zur Anbindung von Massenspeichern

Max Köhler

Dresden, 16. Juni 2010

Übersicht

1. Motivation

2. ST-506

3. ATA

4. SCSI

5. Serial ATA

- Entwicklung
- Aufbau
- Zugriffsverfahren

Motivation

Massenspeicher

- nichtflüchtige Speichermedien zur Speicherung von großen Datenmengen
- Disketten, optische Medien, Flash-Speicher, Bandlaufwerke, Festplatten, ...
- wichtigste Faktoren: Latenz, Durchsatz, mittlere Lebensdauer

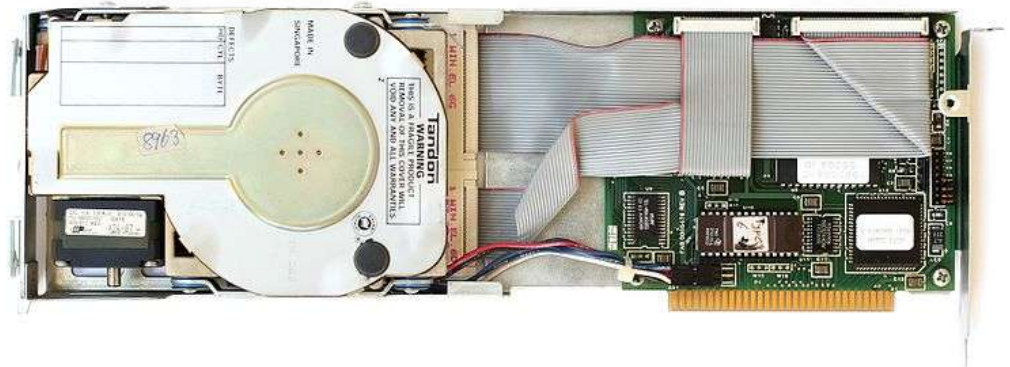
Bussysteme

- Systeme zur Datenübertragung mehrerer Teilnehmer über gemeinsamen Übertragungsweg

- Desktopsysteme für den Endanwender
- direktem Anschluss der Peripherie

ST-506 – Entwicklung / Aufbau

- Seagate Technology 506
- 1982 von Seagate zur Ansteuerung ihrer 5 ¼" Festplatte
- basierend auf Diskettenschnittstelle
- bis zu 4 Laufwerke
- Datenraten bis 5 Megabit/s
- A-Kabel (34 polig) als daisy-chain
- B-Kabel (20 polig) als Punkt zu Punkt
- Signale immer mit zugehörigem GND



ST 506 Aufbau / Zugriffsverfahren

A-Kabel (34 polig)

- reduced write current
- write gate
- head select
- direction in
- drive select (1-4)
- step

- Seek complete
- track 0
- index
- ready
- write fault

B-Kabel (20 polig)

- drive selected
- read data +/-
- write data +/-

ATA - Entwicklung

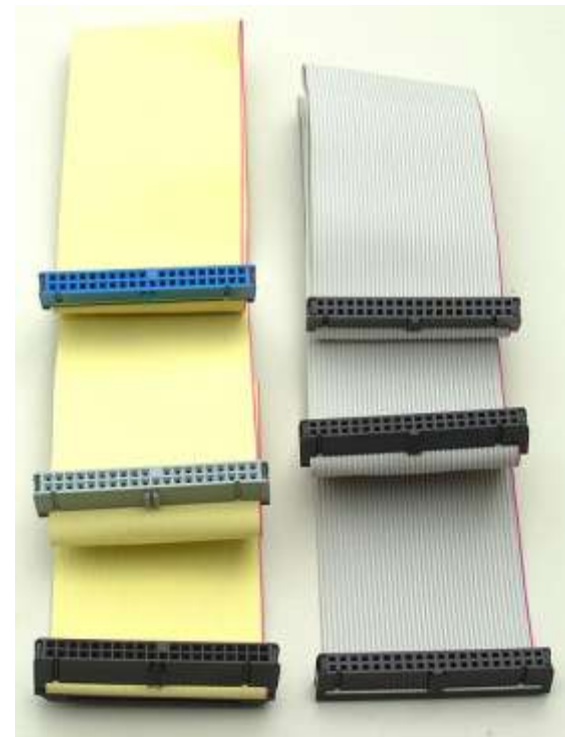
- Advanced Technology Attachment
- 1984 Compaq beauftragt Western Digital
- Vermeidung von zusätzlicher Kontrollerkarte
- 1986 Beginn Implementierung als IDE (Integrated Device Electronics)
- speziell an Festplatte anpassbar
- Puffer und wenig Verdrahtung auf Mainboard
- 1988 Interessengruppe CAM
- März 1989 Standard als ATA in Kooperation mit ANSI

ATA - Entwicklung

- ATA-1 bis ATA-3
 - Steigerung Datenrate
 - Einführung S.M.A.R.T.
- ATAPI-4 bis ATAPI-7 (... with Package Interface)
 - definiert Layer für SCSI Kommandos
 - Einführung Ultra-DMA
- PATA als Abgrenzung zu SATA
- EIDE – Kombination aus Kern-Features und proprietären Lösungen
 - zwei Kanäle
 - Einbindung optischer Laufwerke
 - höhere Speicherkapazitäten

ATA - Aufbau

- 40 poliges Kabel (gelb) bis Version 5
- maximal 45 cm lang
- bis zu 2 Geräten als Device 0 und Device 1
- Kabelende zur Terminierung belegen



ATA – Aufbau

| Name | Quelle | Signal | Pin | Pin | Signal | Quelle | Name |
|---|--------|-------------------------------|-----|-----|-----------------|--------|-------------------------|
| Jumper | | | A | B | | | Jumper |
| Jumper | | | C | D | | | Jumper |
| Jumper | | | E | F | | | Jumper |
| Jumper | | | G | H | | | Jumper |
| Jumper | | | I | J | | | Jumper |
| Reset | E | #RESET | 1 | 2 | Ground | | Masse |
| Device Data Bit 7 | E/A | DD7 | 3 | 4 | DD8 | E/A | Device Data Bit 8 |
| Device Data Bit 6 | E/A | DD6 | 5 | 6 | DD9 | E/A | Device Data Bit 9 |
| Device Data Bit 5 | E/A | DD5 | 7 | 8 | DD10 | E/A | Device Data Bit 10 |
| Device Data Bit 4 | E/A | DD4 | 9 | 10 | DD11 | E/A | Device Data Bit 11 |
| Device Data Bit 3 | E/A | DD3 | 11 | 12 | DD12 | E/A | Device Data Bit 12 |
| Device Data Bit 2 | E/A | DD2 | 13 | 14 | DD13 | E/A | Device Data Bit 13 |
| Device Data Bit 1 | E/A | DD1 | 15 | 16 | DD14 | E/A | Device Data Bit 14 |
| Device Data Bit 0 | E/A | DD0 | 17 | 18 | DD15 | E/A | Device Data Bit 15 |
| Masse | | Ground | 19 | 20 | KEYPIN | | Keypin |
| Direct Memory Access | A | DMARQ | 21 | 22 | Ground | | Masse |
| Device I/O Write | E | #DIOW; STOP* | 23 | 24 | Ground | | Masse |
| Device I/O Read | E | #DIOR; #HDMARDY*; HSTROBE* | 25 | 26 | Ground | | Masse |
| I/O Ready | A | IORDY; #DDMARDY*; DSTROBE* | 27 | 28 | CSEL | | Cable Select |
| Direct Memory Access Acknowledge | E | #DMACK | 29 | 30 | Ground | | Masse |
| Interrupt Request | A | INTRQ | 31 | 32 | #IOCS16** | A | I/O Cable Select 16 Bit |
| Device Address Bit 1 | E | DA1 | 33 | 34 | #PDIAG; #CBLID* | | Passed Diagnostic |
| Device Address Bit 0 | E | DA0 | 35 | 36 | DA2 | E | Device Address Bit 2 |
| Chip Select 0 | E | #CS0 | 37 | 38 | #CS1 | E | Chip Select 1 |
| Device Active Slave Present | A | #DASP | 39 | 40 | Ground | | Masse |
| *) Seit ATA-4 eingeführt und ausschließlich bei Ultra-DMA Zugriffen verwendet. **) Das #IOCS16-Signal ist seit Einführung des ATA-4-Standards überflüssig. | | | | | | | |

ATA - Zugriffsverfahren

- Steuerung vom Prozessor aus über 8 Bit breite Register
- Kommandoregisterblock
 - Laufwerksregister
 - Sektorenummer
 - Sektoreanzahl
 - Steuerregister
 - Zylindernummer (2x)
 - Kommandoregister
 - Datenregister
- Steuerregisterblock
 - Fehlercodes
 - Statusregister

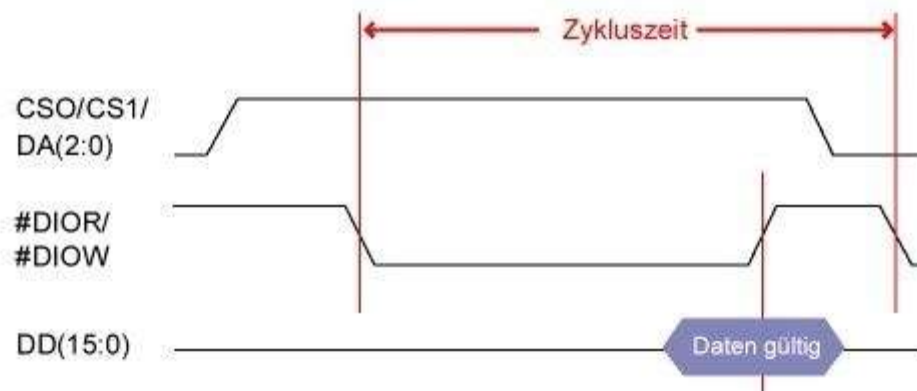
ATA - Zugriffsverfahren

Adressierung

- CHS
 - Zylinder, Köpfe, Sektoren
- LBA
 - Zusammenfassung 28 Bit zu logischen Blocknummern
 - Übersetzung laufwerksintern
- maximal 128 GB bei Sektorengröße von 512 Bytes
- SCSI Befehle über Kommandoregister

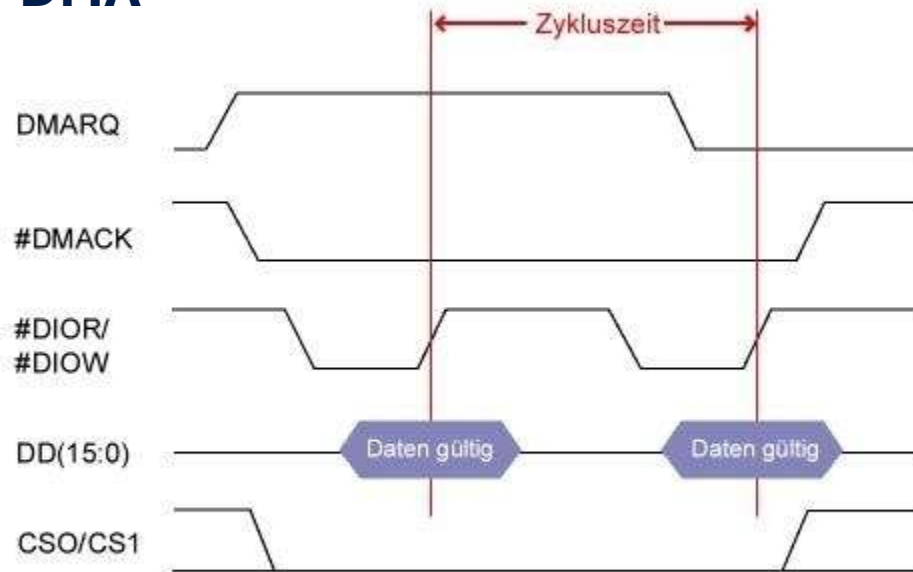
ATA - Zugriffsverfahren

PIO



ATA - Zugriffsverfahren

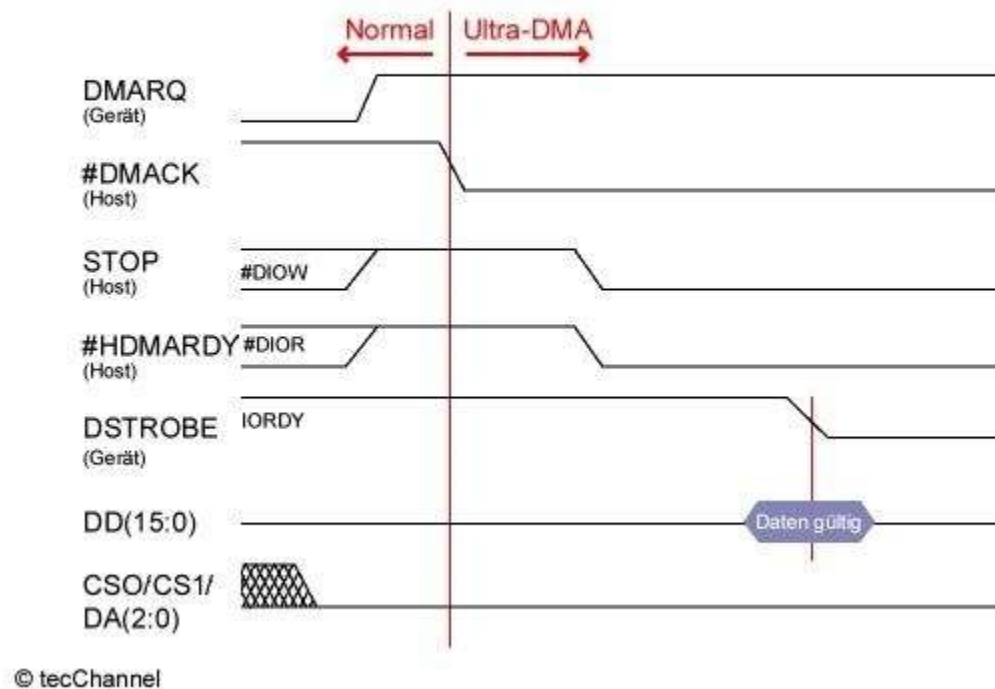
Multiword-DMA



© tecChannel

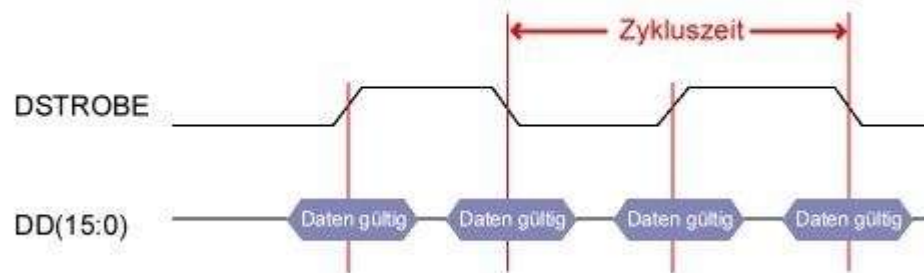
ATA - Zugriffsverfahren

UltraDMA (Initialisierung)



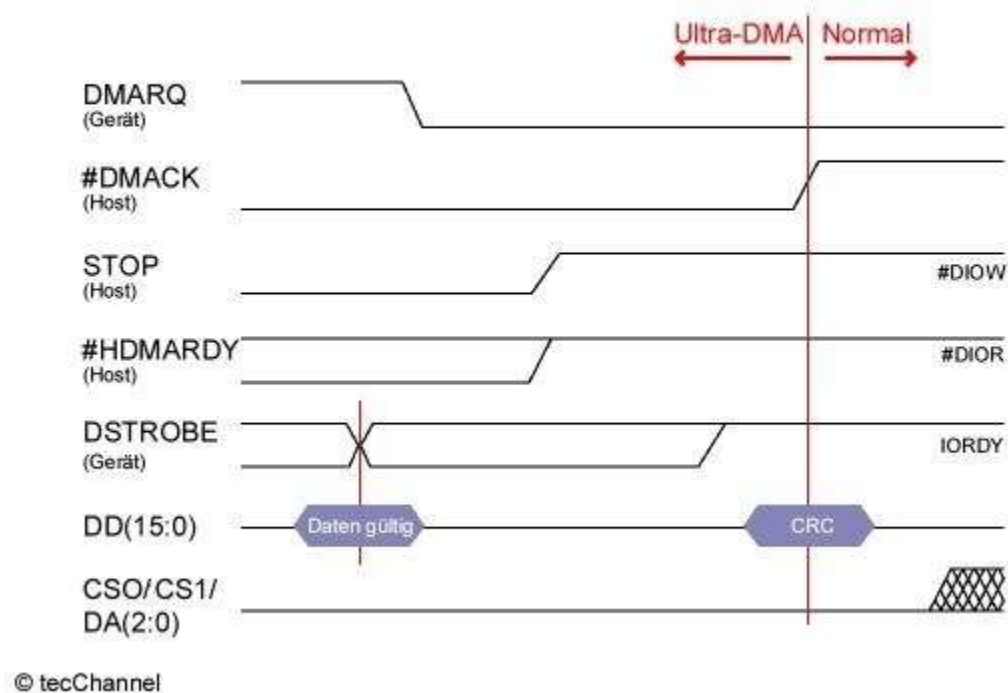
ATA - Zugriffsverfahren

UltraDMA (Burst)



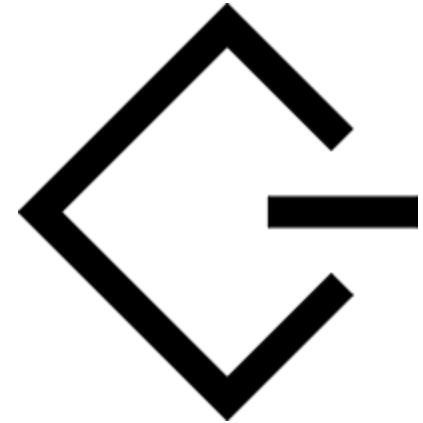
ATA - Zugriffsverfahren

UltraDMA (Ende)



SCSI – Entwicklung

- Small Computer System Interface
- 1979 als SASI (Shugart Associates System Interface)
- 1981 Interesse mehrerer Firmen führt zur Umbenennung in SCSI
- 1986 erste Standardisierung durch ANSI
- 1989 SCSI-2 verabschiedet, Basis für Fast und Wide SCSI
- 1993 SCSI-3 Aufspaltung in eigenständige Normen
- Aufteilung Kabelbus und Softwareprotokoll von Anfang an



SCSI - Aufbau

- Bus mit min. 1 Host und min. 1 Peripheriegerät
- Terminierung beiderseits erforderlich
- Takt: 5 MHz bis 80 MHz
- Datenraten bis 320 MB/s mit DDR
- Zuweisung ID für jeden Teilnehmer, sowie mehrere LUN
- abwärtskompatibel
- Mischbetrieb möglich

- 50 poliges Kabel für 8 Bit Datenbreite
- 68 poliges Kabel für 16 Bit Datenbreite
- Kabellänge von 25 Meter (v1) zu 3 Meter (v2,v3)
- Verschiedene Stecker und Kabel abhängig von Datenübertragung

SCSI - Aufbau

Kabelaufbau:

| | |
|-------------------|------------------------------|
| DB(0-7), DB(31-8) | Datenleitungen |
| DB(P), DB(P2-P4) | Paritätsbit |
| TERMPWR | Stromversorgung Terminierung |
| ATN | Attention |
| BSY | Busy |
| ACK | Acknowledgement |
| RST | Reset |
| MSG | Message |
| SEL | Selection |
| C/D | Command/Data |
| REQ | Request |
| I/O | Input/Output |

SCSI - Datenübertragung

| Phase | BSY | SEL | C/D, I/O MSG, REQ | ACK ATN | DB(0-7,P) |
|--------------------|-----|-----|----------------------|------------|-----------|
| BUS FREE | - | - | - | - | - |
| ARBITRATION | All | Win | - | - | ID |
| SELECTION | I&T | I | - | I | I |
| RESELECTION | I&T | T | T | I | T |
| COMMAND | T | - | T | I | I |
| DATA IN | T | - | T | I | T |
| DATA OUT | T | - | T | I | I |
| STATUS | T | - | T | I | T |
| MESSAGE IN | T | - | T | I | T |
| MESSAGE OUT | T | - | T | I | I |

TRANSFER

SCSI - Datenübertragung

- Übertragung von Command Descriptor Blöcken
- 6, 10, 12 oder 16 Byte lang abhängig vom Operation Code
- aufgeteilt in Pflicht, Optional und Herstellerspezifisch
- Lesen, Schreiben, Formatieren, Diagnose, Status, Log, ...

| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------|----------------------|----------|----------|----------|----------|----------|----------|----------|
| 0 | Operation code = A8h | | | | | | | |
| 1 | LUN | | | DPO | FUA | Reserved | | RelAdr |
| 2-5 | LBA | | | | | | | |
| 6 | Reserved | | | | | | | |
| 7-8 | Transfer length | | | | | | | |
| 9 | Control | | | | | | | |

READ(10)

Serial ATA - Entwicklung

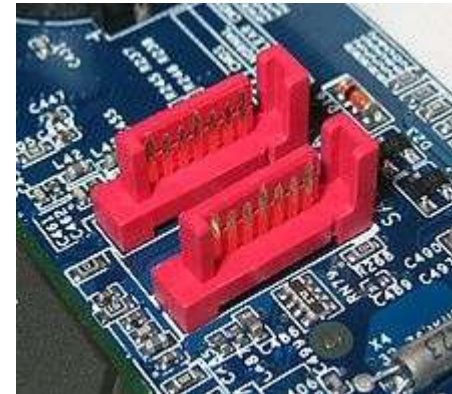
- 2000 von Intel aus ATA entwickelt
- Spezifikationen durch SATA-IO
- Umstieg von paralleler auf serielle Übertragung
- 2002: Serial ATA 1,5 Gbit/s
- 2005: SATA 3Gb/s
 - Native Command Queueing
 - eSATA
- 2009: Serial ATA Revision 3.0
 - neuer LIF-Steckverbinder
 - Verbesserungen: NCQ, Power-Management

Serial ATA - Aufbau

- verpolsterter Stecker (Punkt zu Punkt)
- Verriegelung ab Revision 2
- Stromstecker gleich für Desktop und Notebook
- Kabellänge <1m

eSATA

- inkompatible Stecker zur internen Variante
- geschirmte Kabel



Serial ATA - Aufbau

Stromstecker

| Pin | Bezeichnung | Funktion |
|-----|-------------|----------------------------------|
| 1 | V33 | 3,3 V |
| 2 | V33 | 3,3 V |
| 3 | V33pc | 3,3 V pre-charge |
| 4 | GND | Masse |
| 5 | GND | Masse |
| 6 | GND | Masse |
| 7 | V5pc | 5 V pre-charge |
| 8 | V5 | 5 V |
| 9 | V5 | 5 V |
| 10 | GND | Masse |
| 11 | | Staggered Spin-up / Activity LED |
| 12 | GND | Masse |
| 13 | V12pc | 12 V pre-charge |
| 14 | V12 | 12 V |
| 15 | V12 | 12 V |

Datenverbindung

| Pin | Funktion |
|----------|-----------------------|
| 1 | Masse |
| 2 | A+ (Senderichtung) |
| 3 | A- (Senderichtung) |
| 4 | Masse |
| 5 | B- (Empfangsrichtung) |
| 6 | B+ (Empfangsrichtung) |
| 7 | Masse |
| - | Verdrehsicherung |

Serial ATA - Datenübertragung

- Übertragung mittels LVDS (low voltage differential signaling)
- 8B/10B Codierung
- ATA Ansteuerung über Frames
 - SOF, Dwords(n), CRC, EOF
 - maximal 16384 Bytes Größe
 - Primitive (Dword) für Wait, Ready, Acknowledge, ...
- Quittungsverfahren

| | | | | | | | |
|---|----------------|----------------|--------------------|---|---|------------------|----------------|
| 0 | Features | Command | C | R | R | Reserved (0) | FIS Type (27h) |
| 1 | Dev / Head | Cyl High | Cyl Low | | | Sector Number | |
| 2 | Features (exp) | Cyl High (exp) | Cyl Low (exp) | | | Sector Num (exp) | |
| 3 | Control | Reserved (0) | Sector Count (exp) | | | Sector Count | |
| 4 | Reserved (0) | Reserved (0) | Reserved (0) | | | Reserved (0) | |

Register - Host to Device

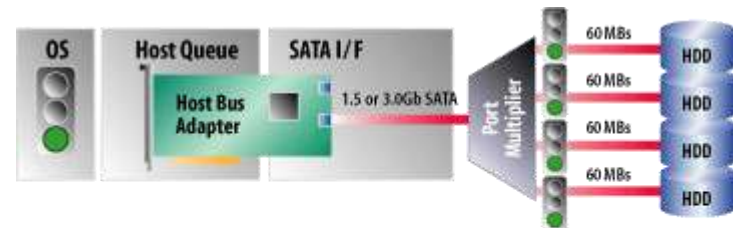
Serial ATA – Port Multiplier / Selector

Port Multiplier

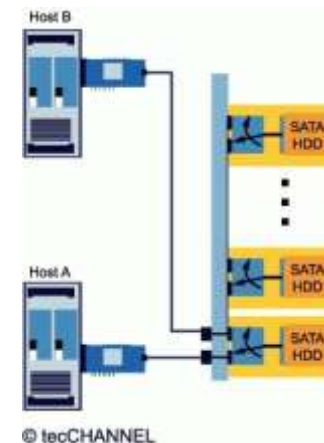
- transparent für Laufwerke
- Host erkennt erweiterten Port
- bereits angeschlossene Laufwerke werden angesprochen
- Ausnutzung von NCQ
- effektive Nutzung der Datenrate

Port Selector

- 2 Host-Controller auf 1 Gerät
- redundante Storage Systeme



FIS-based Switching: host issues and completes commands to or from any drive; allows aggregation of reads to capitalize on 3Gb host link.



Quellen

- www.tecchannel.de (diverse Artikel)
- www.serialata.org
- www.t10.org

- ST506/412 OEM manual, Seagate Technology, 1982
- ANSI, Information Technology, AT Attachment – 8 ATA/ATAPI Parallel Transport
- Schnittstelle für kleine Rechnersysteme (SCSI 2), EN ISO/IEC 9316, 1995
- Serial ATA: High Speed Serialized AT Attachment, Revision 1.0a, 2003
- Serial ATA II: Electrical Specification, Revision 1.0, 2004

- Wikipedia (diverse Bilder)



»Wissen schafft Brücken.«