

Lehrstuhlseminar

NVidia Tegra-Architektur

Andreas Höer

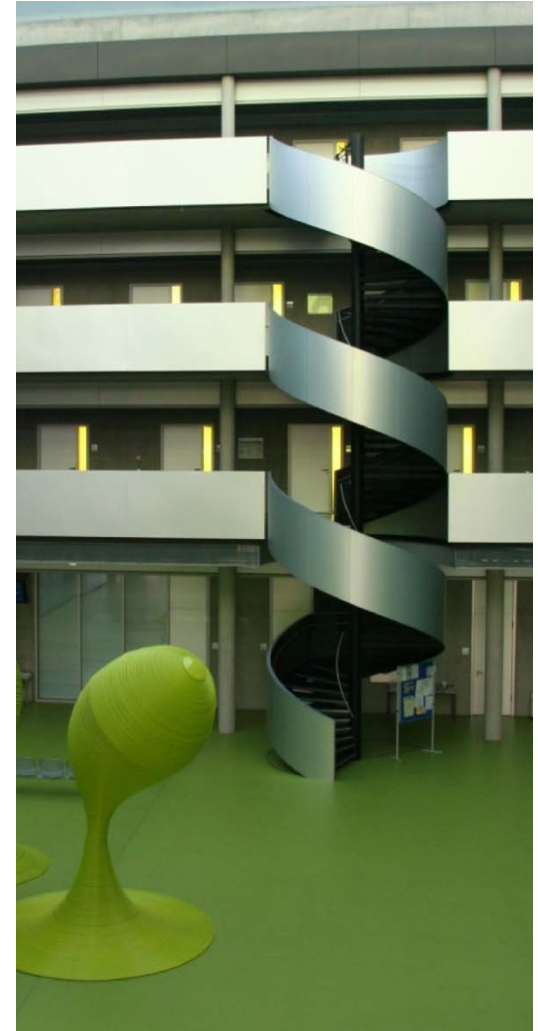
TU Dresden, 23.05.2012



DRESDEN
concept
Exzellenz aus
Wissenschaft
und Kultur

Gliederung

- 1 Einleitung
- 2 Geschichte
- 3 Architektur
- 4 Leistungsvergleich
- 5 Fazit
- 6 Quellen



1 Einleitung

Das Ziel des Vortrages ist es die NVidia Tegra Architektur vorzustellen.

Warum die Tegra Architektur?

- arbeitet mit ARM Cortex A9 Prozessoren
- besitzt viele Spezialprozessoren
- durch das Power-Saving Konzept energiesparend
- Tegra 3 ist der erste Quad-Core Prozessor, welcher für mobile Geräte entwickelt wurde
- besitzt eine NVidia Grafikkarte

2 Geschichte



Zune HD

[Zune HD: <http://www.zunescene.com/zunehd.jpg>]

September 2009: Microsoft Zune HD

[nv_zune_hd]

- Multimedia Player mit Tegra Chip
 - ist das Konkurrenzprodukt zum Apple Ipod
- Tegra Architektur ist für die Betriebssysteme Windows Phone und Windows CE entwickelt worden



HTC ONE X

[HTC ONE X
<http://www.htc.com/managed-assets/www/smartphones/htc-one-x/marquee-v3/slide-2-zoom.jpg>]

Februar 2009 Portierung der Tegra 2
auf Linux [nv_lin_tegra]

- für Android, marktreif
- Portierung für Ubuntu, im Beta Status verfügbar

Mai 2012: HTC One X [nv_tegra_sf]

- Mobile World Congress 2012 vorgestellt
- Tegra 3 Smartphone
- 1,5 GHz
- 1 GB Ram
- 8-Megapixel-Kamera



NVidia Tegra 3 in Audis zukünftigen Infotainment-Systemen

[Audi VCM (Visual Computing Modules)
<http://www.nvidia.de/object/tegra3-to-power-audi-infotainment-systems-20120115-de.html>]

Januar 2012: Kooperation mit Audi [nv_audi]

- 2012: Audi liefert Autos mit Tegra 2 aus
- 2013: Audi startet die Auslieferung von Autos mit dem Tegra 3 Prozessor
- der Tegra 3 soll die digitalen Instrumente und das Infotainmentsystem steuern
- einer der ersten Kollaborationen zwischen Consumer Elektronik und dem Automotive-Sektor

3 Architektur

3.1 Übersicht – Tegra 3



- Quad-Core Cortex A9
- Power-Saver-Core
- GeForce ULVGPU (ultra low voltage GPU)
- HD Video En- und Decoder

NVidia Tegra 3 Architektur

[Figure 3 Low Power Battery Saver CPU on Tegra 3
http://www.nvidia.de/content/PDF/tegra_white_papers/Variable-SMP-A-Multi-Core-CPU-Architecture-for-Low-Power-and-High-Performance.pdf, Seite 7]

Vergleich der einzelnen Generationen

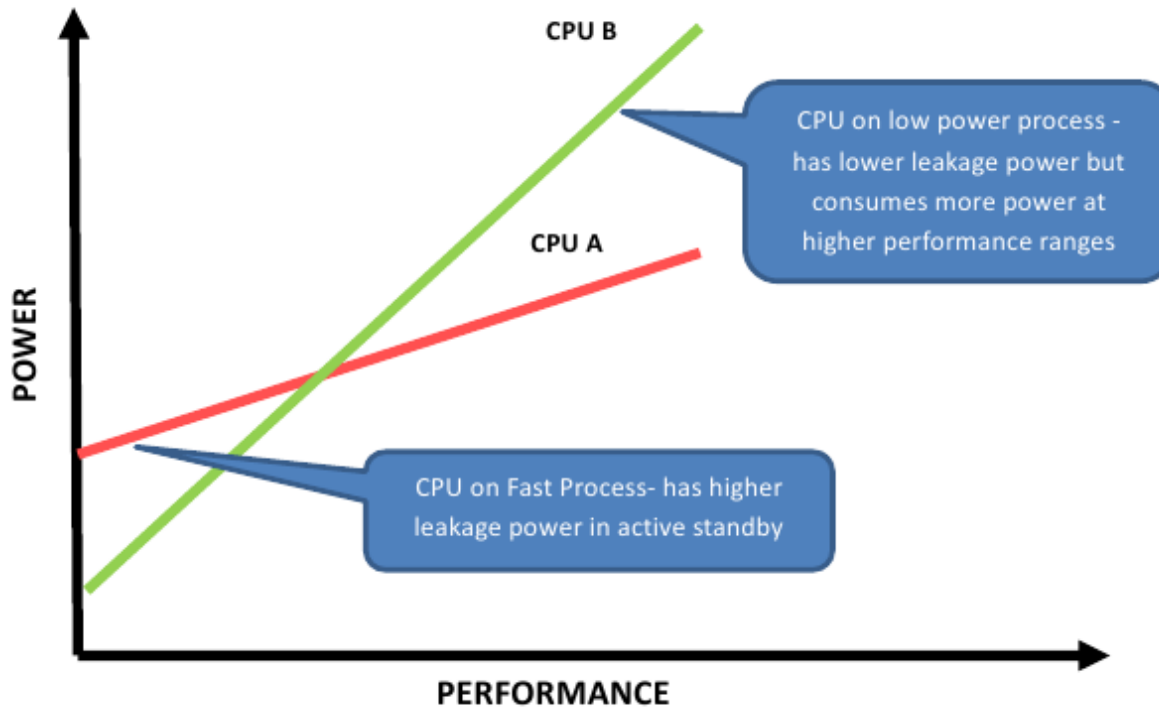
	Tegra 1 [nv_tegra_1]	Tegra 2 [nv_tegra_2]	Tegra 3 [nv_tegra_3]
Prozessor	Arm 11	Dual-Core Cortex A9	Quad-Core Cortex A9 + battery-saver
maximale Taktfrequenz	0,8 GHz	1,2 GHz	1,4 GHz (Quad) 1,5 GHz (Single)
maximaler Speicher	4 GB DDR	1 GB DDR2-760	2 GB DDR3-1500
Grafikprozessor Recheneinheiten	2D Grafik	3D Grafik 8	3D Grafik 12
Anzeige	maximal 1	2 simultan	2 simultan
HDMI	1.3 (1280x720)	1.3 (1920x1080)	1.4a (1920x1080)
LCD	865x480	1680x1050	2048x1536
Herstellungsprozess		40nm	40nm

3.2 Beschreibung der Tegra 3 Prozessoren

Quad-Core CPU

- leistungsoptimierter Cortex A9
- 8-stufige Pipeline
- spekulative out-of-order Ausführung und Sprungvorhersage
- 64 KB L1 Cache
- 1 MB L2 Cache
- Verringerung der Taktfrequenz bei keiner oder wenig Verwendung (0 MHz – 1,5 GHz)

Battery-Saver CPU



- Energieoptimierter Cortex A9
- bis 500 MHz energiesparsamer als ein Leistungs-optimierter Cortex A9
- für Hintergrund-aufgaben zuständig

Energieunterschied zwischen „Fast Process“ und „Low Power Process“

[Figure 2 Mobile CPU Power-Performance curves
http://www.nvidia.com/content/PDF/tegra_white_papers/Variable-SMP-A-Multi-Core-CPU-Architecture-for-Low-Power-and-High-Performance.pdf,
Seite 8]

ultra low power GeForce GPU (ULPGPU)

- 2D/3D Grafikprozessor
- 4 Pixel- und 8 Vertex-Shader
- kann Flashinhalt mit geringen Energieverbrauch darstellen
- unterstützt die OpenGL ES 2.0 Grafik Prozess Pipeline

ARM 7 Prozessor

- erledigt Aufgaben mit geringen Ressourcenverbrauch u.a. für Audio oder Video Wiedergabe
- geringerer Energieverbrauch als eine Cortex A9 CPU

Audio Prozessor

Audio abspielen benötigt folgende Prozessoren:

- Audio Prozessor
- ARM 7 Prozessor

HD Video Decoder Chip

- decodiert Full-HD Video und Flash Video (1080p)
- unterstützt gängige Video macro-block Algorithmen

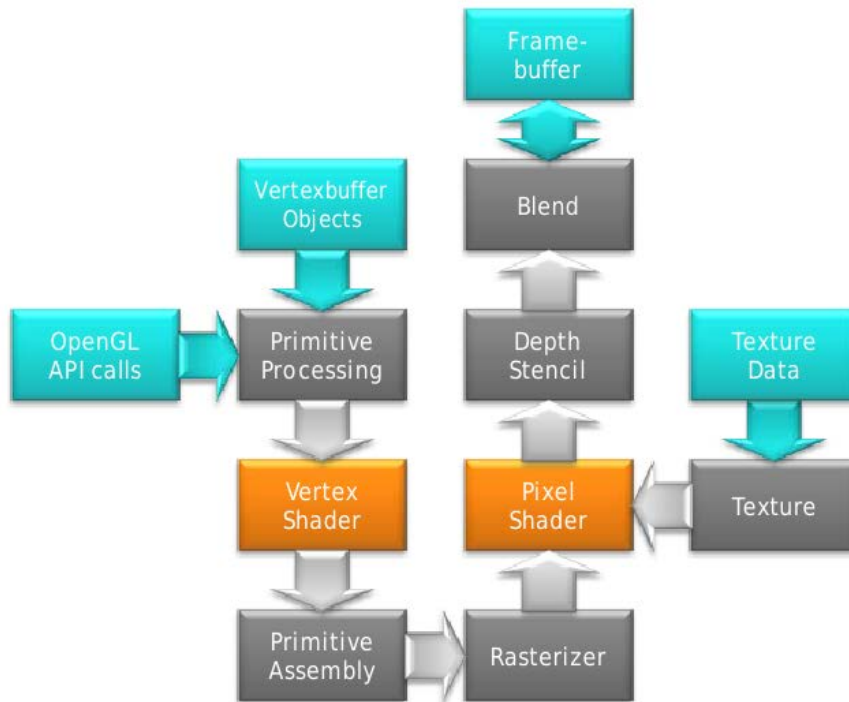
HD Video Encoder Chip

- encodiert Full-HD Video (1080p)
- für Video Aufnahme, als auch Videokonferenz geeignet

Image Signal Prozessor (ISP)

- decodiert bis zu 12 Megapixel Kamerasensor RAW Daten
- kann in Echtzeit Bildverbesserungsalgorithmen anwenden

3.3 Architektur der GPU



- OpenGL ES API Version 2.0
- wie OpenGL API, nur mit weniger Befehlen
- klassische Grafikarchitektur
→ keine Unified-Shader

OpenGL ES 2.0 Grafik Pipeline

[OpenGL ES 2.0 Logical Graphics Processing Pipeline
http://www.nvidia.com/content/PDF/tegra_white_papers/Bringing_High-End_Graphics_to_Handheld_Devices.pdf;
Seite 5]

4 Leistungsvergleich

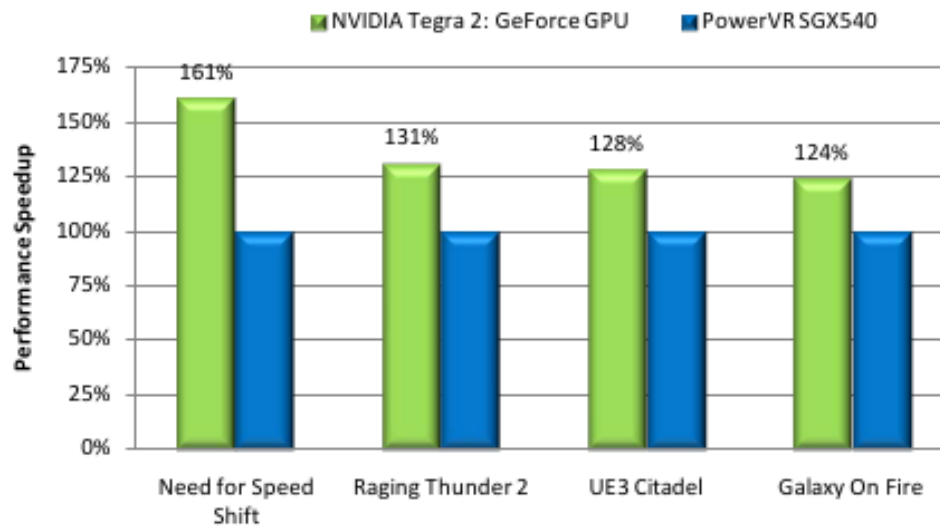
4.1 Leistungsvergleich der Grafiklösung

	Adreno 225	PowerVR SGX 540	PowerVR SGX 543MP2	GeForce ULP (Tegra 2)
Anzahl der SIMDs	8	4	8	8
MADs per SIMD	4	2	4	1
Anzahl der MADs	32	8	32	8
GFLOPS @ 200MHz	12,8	3,2	12,8	3,2
GFLOPS @ 300MHz	19,2	4,8	19,2	4,8

[<http://www.anandtech.com/show/4940/qualcomm-new-snapdragon-s4-msm8960-krait-architecture/3>]

Vergleich der ULP GF mit der PowerVR SGX540

GeForce GPU Gaming Performance Benefit



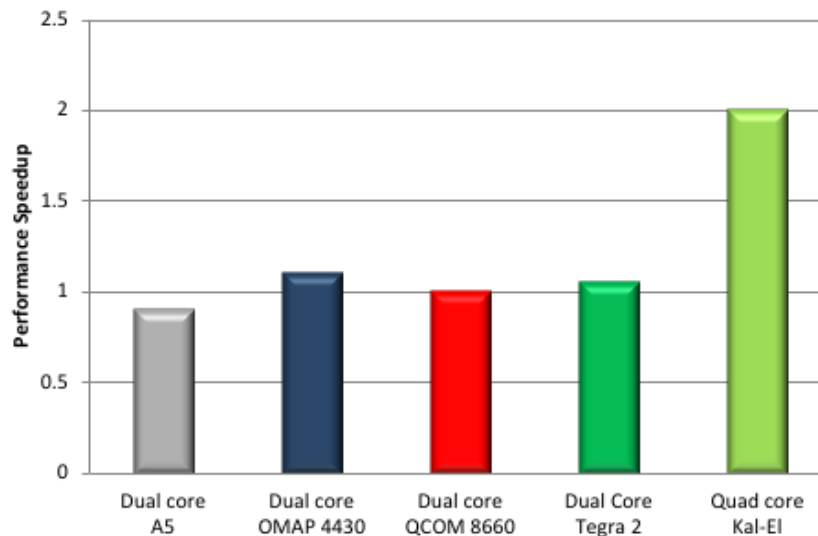
- ULP GeForce:
NVIDIA Tegra 2 Dev Platform
- PowerVR SGX540:
Samsung GalaxyS, 1GHz

ULP GeForce GPU Performance

[Figure 7 GeForce GPU Performance on Mobile games
http://www.nvidia.com/content/PDF/tegra_white_papers/Bringing_High-End_Graphics_to_Handheld_Devices.pdf,
Seite 17]

4.2 Leistungsvergleich der CPU

CoreMark Benchmark Results



- Dual-Core A5 (Apple Prozessor)
- Dual-Core OMAP 4430
- Dual-Core QCOM 8660
- Dual-Core Tegra 2
- Quad-Core Tegra 3 (Kal-EI)

Coremark Multicore CPU Benchmark

[Figure 4 Coremark Multicore CPU Benchmark Results
http://www.nvidia.com/content/PDF/tegra_white_papers/tegra-whitepaper-0911a.pdf;
Seite 8]

4.3 Energieverbrauch

Mobil Prozessor	Verbrauchte Energie (mW)	Coremark Performance
Tegra 3 (4 Kerne bei 480 MHz)	579	5589
Tegra 3 (4 Kerne bei 1 GHz)	1261	11667
OMAP4430 (2 Kerne bei 1 GHz)	1501	5673
QC8660 (2 Kerne bei 1,2 GHz)	1453	5690

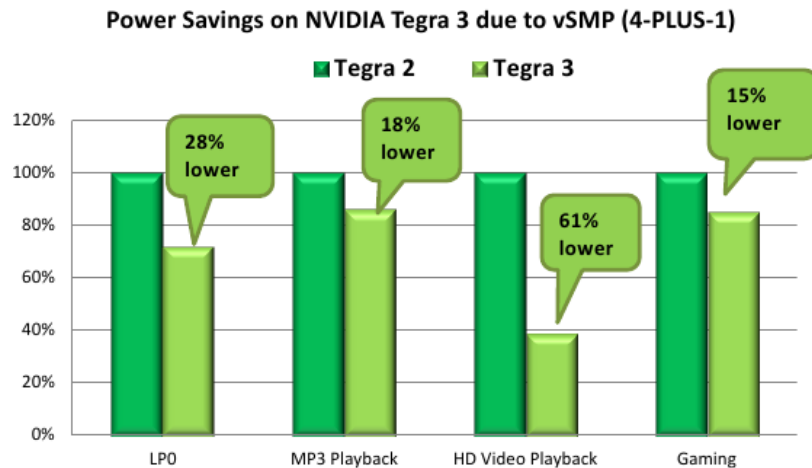
- bei gleicher Leistung halber Energieverbrauch
- bei gleichen Energieverbrauch doppelte Leistung

NVidia Tegra 3: Quad-Core Cortex A9

TI OMAP 4430: 1,0 – 1,2 GHz Dual-Core Cortex A9

Qualcomm QC 8660: bis 1,5 GHz Dual-Core Scorpion CPU

Energieverbrauch Tegra 2 – 3



Energieverbrauch Tegra 2 mit Tegra 3

[Figure 6 Power savings on NVIDIA Tegra 3 due to vSMP (4-PLUS-1)
http://www.nvidia.de/content/PDF/tegra_white_papers/Variable-SMP-A-Multi-Core-CPU-Architecture-for-Low-Power-and-High-Performance.pdf, Seite 11]

- bessere Energiesparmechanismen im Quad-Core
- bei gleicher Ausführungszeit benötigen 4 Kern - CPUs eine geringere Taktgeschwindigkeit
 - geringere Spannung
 - viel geringerer Energieverbrauch

4.4 Vergleichbare Techniken

- Texas Instruments OMAP5 [TI_omap_5]
2 ARM Cortex-A15 Kerne (2 Ghz)
2 ARM Cortex-M4 Kerne
- Arm Big.LITTLE Processing [ARM_Big_little]
Leistungsstarker ARM Cortex-A15
Energieeffizienter ARM Cortex-A7
mit maximal jeweils 4 Kernen
- Qualcomm Snapdragon S4, Krait Architektur [anandtech]
ARM Befehlssatz aber eigene Architektur mit besserer Leistung je Kern
(Krait Kern: 1,5 GHz; 11 stufige Pipeline; 28 nm Technologie;
Anzahl der Kerne: 1, 2 oder 4)

NVidia Tegra 3 - Qualcomm Snapdragon S4

	Linpack for Android	Browsermark	Egypt
HTC One X	143.914 MFLOPS	104958 points	48 fps
HTC One S	186.372 MFLOPS	93302 points	59 fps

HTC One X: NVidia Tegra 3, 1,4 GHz,

1 GB RAM, NVidia GeForce ULP (Tegra 3), 1280x720, 32 GB SSD

HTC One S: Qualcomm Snapdragon S4 MSM8260A (dual Krait), 1.5 GHz,

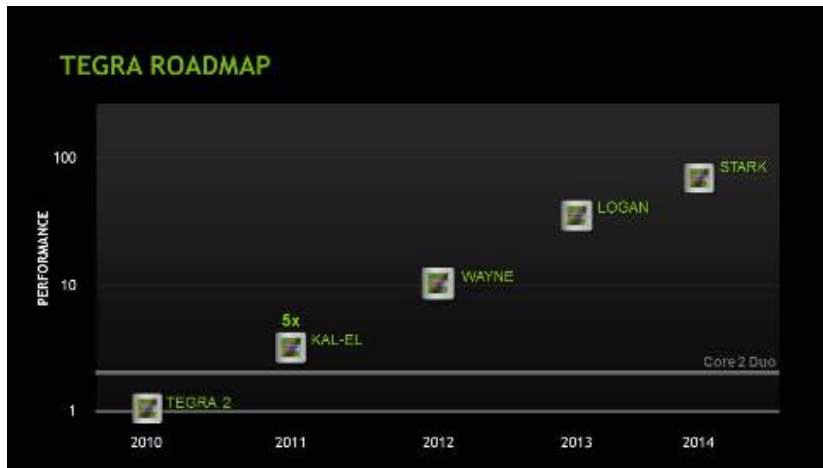
1 GB RAM, Qualcomm Adreno 225, 540x960, 16 GB SSD

[nbc_one_x_s]

Energieverbrauch

		HTC One X	HTC One S
Aus		0,1 W	0,1 W
Standby		0,4 W	0,2 W
Idle	min	0,6 W	0,6 W
	max	1,5 W	1,8 W
Video Wiedergabe		2,6 W	2,2 W
Last	min	2,6 W	2,2 W
	max	5,8 W	3,2 W

4.5 Weiterentwicklung der Architektur



Tegra Roadmap

[http://5601-blogs-nvidia-com.voxcdn.com/wp-content/uploads/2011/02/Tegra_MWC_Update1.jpg]

- jährlich eine neue Tegra Generation
- Tegra 3 mit weiteren Kommunikationsschnittstellen
- die Tegra 4 verwendet die neue Arm Cortex Generation
- Verwendung einer kleineren Strukturbreite
- Verbesserung der Grafikarchitektur

5 Fazit

- im Vergleich zu anderen Architekturen recht schnell und energiesparsam
- die Qualcomm Architektur ist der jetzigen Tegra Architektur teilweise leistungstechnisch und energieverbrauchsmäßig überlegen
- in der nächsten Generation sind Cortex A15 CPU verbaut
- weiterer Ausbau der drahtlose Kommunikationsschnittstellen

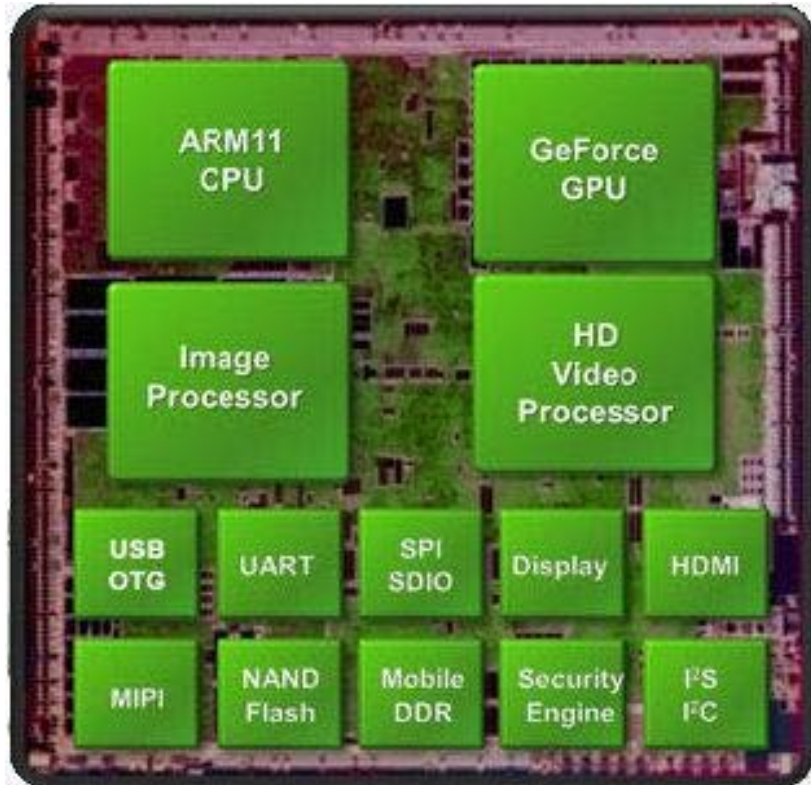
6 Quellen

- [nv_zune_hd] http://www.nvidia.com/object/io_1250488651953.html
- [nv_audi] <http://www.nvidia.de/object/tegra3-to-power-audi-infotainment-systems-20120115-de.html>
- [nv_tegra_sf] <http://www.nvidia.de/object/tegra-superphones-de.html>
- [nv_roadmap] <http://blogs.nvidia.com/2011/02/tegra-roadmap-revealed-next-chip-worlds-first-quadcore-mobile-processor/>
- [anandtech] <http://www.anandtech.com/Show/Index/4940>
- [TI_omap_5] <http://www.ti.com/general/docs/wtbu/wtbuproductcontent.tsp?templateId=6123&navigationId=12863&contentId=103102>
- [ARM_Big_little] <http://www.arm.com/products/processors/technologies/bigLITTLEprocessing.php>
- http://www.nvidia.com/content/PDF/tegra_white_papers/tegra-whitepaper-0911a.pdf
- http://www.nvidia.com/content/PDF/tegra_white_papers/Bringing_High-End_Graphics_to_Handheld_Devices.pdf
- http://www.nvidia.de/content/PDF/tegra_white_papers/Variable-SMP-A-Multi-Core-CPU-Architecture-for-Low-Power-and-High-Performance.pdf
- [ms_kin] <http://www.microsoft.com/en-us/news/press/2010/apr10/04-12NextGenSocialPhonePR.aspx>
- [nv_lin_tegra] <http://developer.nvidia.com/linux-tegra>
- [nv_tegra_1] http://www.nvidia.com/object/product_tegra_apx_us.html
- [nv_tegra_2] <http://www.nvidia.com/object/tegra-superchip.html>
- [nv_tegra_3] <http://www.nvidia.com/object/tegra-3-processor.html>
- [nbc_one_x_s] <http://www.notebookcheck.com/Test-HTC-One-S-vs-HTC-One-X-Tegra-3-Smartphone.74165.0.html>



»Wissen schafft Brücken.«

Tegra bzw. Tegra 1 (Tegra 650)

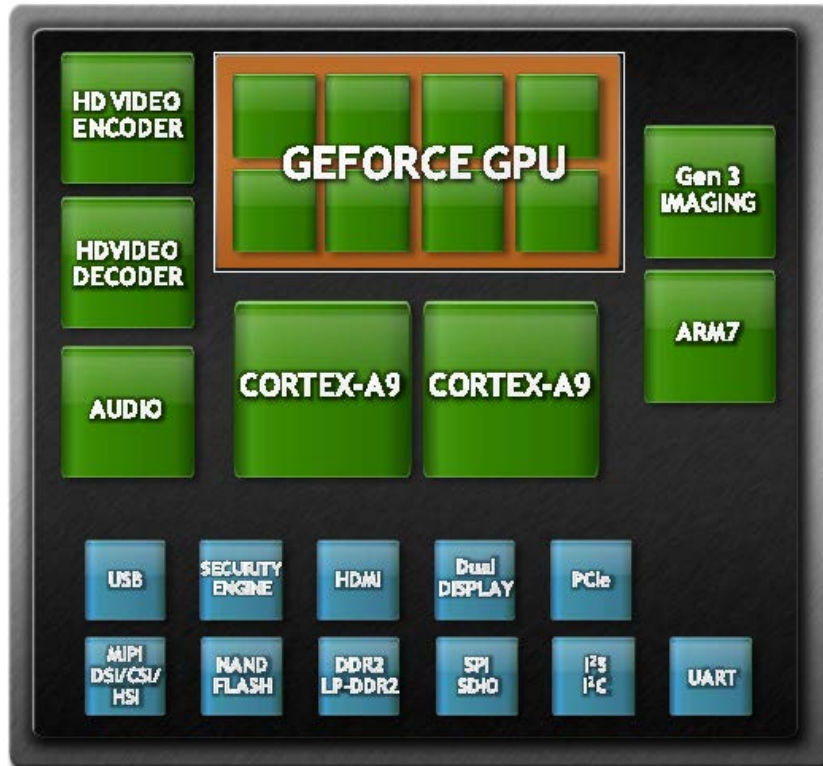


- für den Zune HD entwickelt
- Arm11 MPCore
- GeForce ULVGPU (ultra low voltage GPU)
- HD Video En- und Decoder

NVidia Tegra 1 Architektur

[NVidia Tegra architecture
http://www.notebookcheck.com/uploads/pics/Nvidia_Tegra_architecture.jpg]

Tegra 2

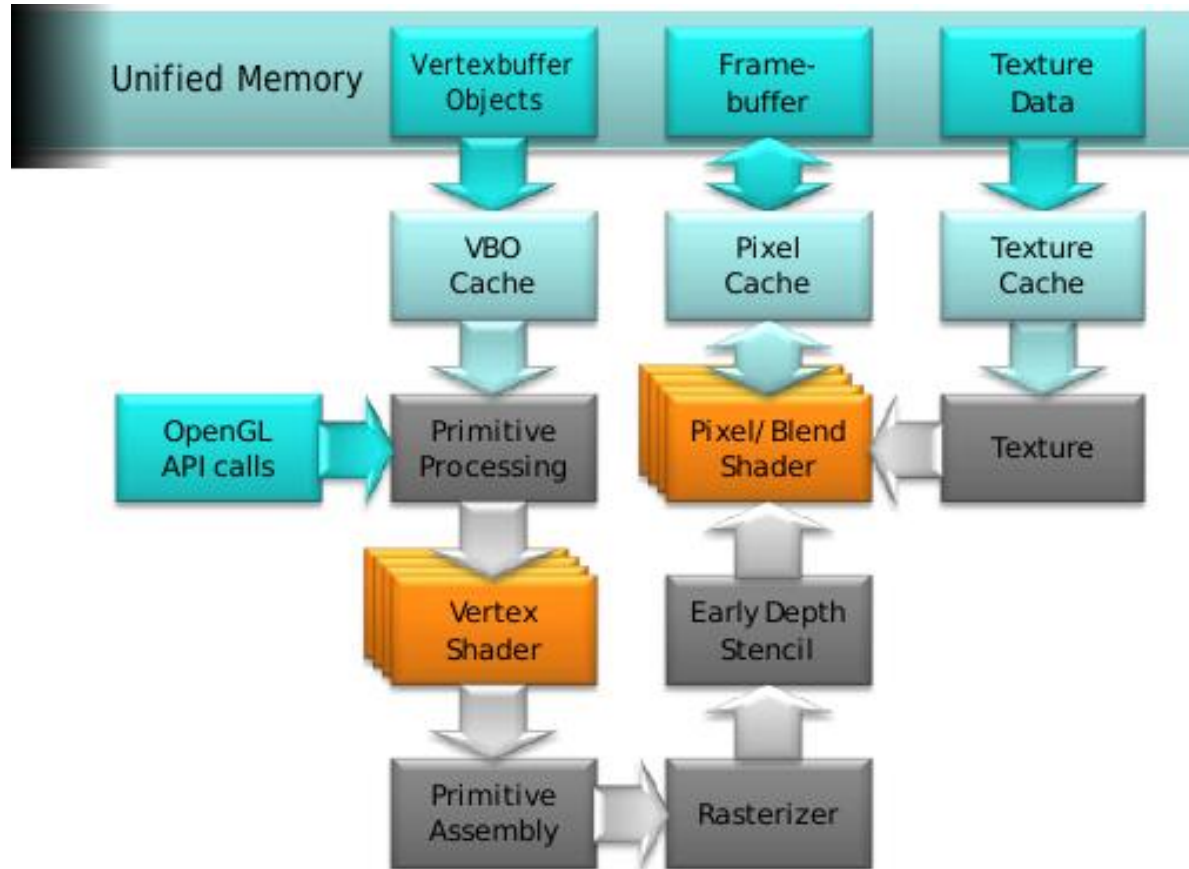


- Dual-Core Cortex A9
- GeForce ULVGPU (ultra low voltage GPU)
- HD Video En- und Decoder

NVidia Tegra 2 Architektur

[Figure 1 NVIDIA Tegra 2 with GeForce GPU
http://www.nvidia.com/content/PDF/tegra_white_papers/Bringing_High-End_Graphics_to_Handheld_Devices.pdf; Seite 4]

NVidia Tegra 2 Grafikpipeline



[http://www.nvidia.de/content/PDF/tegra_white_papers/Bringing_High-End_Graphics_to_Handheld_Devices.pdf: Seite 7 Bild4:
GeForce GPU Architecture in NVIDIA Tegra]

Vertex-Shader

- arbeitet mit 32 Bit Floating Point
- durch Matrix Operationen werden den Vertex neue X, Y und Z Koordinaten zugeordnet
- es werden auch Belichtungsberechnungsoperationen auf den Vertex durchgeführt

Rasterizer

- wandelt 3D Bildinformationen in 2D Informationen um

Pixel-Shader

- arbeitet mit 20 Bit Floating Point
- Pixel-Shader Programme berechnen für jedes Pixel neue Licht- und Farbwerte
- Texturen werden entsprechend den internen Texturkoordinaten angewendet
- schlussendlich wird eine Farbe für ein Pixel berechnet

Depth, Stencil Einheit

- vor und nach dem Pixel-Shader implementiert
- bestimmt ob ein Pixel dargestellt werden muss

Fog, Blend Einheit

- im Pixel-Shader implementiert
- ist programmierbar → kann damit mehr als der Open GL ES Standard verlangt → wird für Flash benötigt

Early-Z Technologie

Problem:

- Tiefenkomplexität
 - 2 oder mehrere Pixel in der 2D Darstellung auf gleicher Position
 - nur vorderes Pixel muss dargestellt werden
 - moderne Computerspiele haben eine Tiefenkomplexität von 3 – 4
 - teiltransparente und transparente Pixel
 - Hintergrund Pixel muss dargestellt werden

nach OpenGL ES2.0 Standard ist der Pixel Test direkt nach dem Pixel-Shader platziert

- unnötig viel Arbeit für den Pixel-Shader
- Memory Controller muss Texturen aus dem gemeinsam genutzten Speicher holen
 - unnötig hoher Energieverbrauch

Lösung

- Z-Test vor Pixel-Shader

Tiefeninformationen sind schon vorhanden

→ nicht benötigte Pixel nicht weiterbearbeiten

Funktionsweise:

1. Z-Daten von anderen Pixel auf diese Position überprüfen
2. wenn ein Pixel mit gleicher Position existiert
3. deren Z-Daten auslesen
4. wenn dieses Pixel weiter vorn im Bild
5. die Texturen und Farbwerte einlesen und vergleichen
6. wenn diese nicht transparent sind, Pixel verwerfen

- Z-Test nach Pixel-Shader

findet seltener Verwendung

wichtig, wenn erster Z-Test nicht richtig entscheiden konnte

löst durch spätere Tiefen Berechnung das Problem

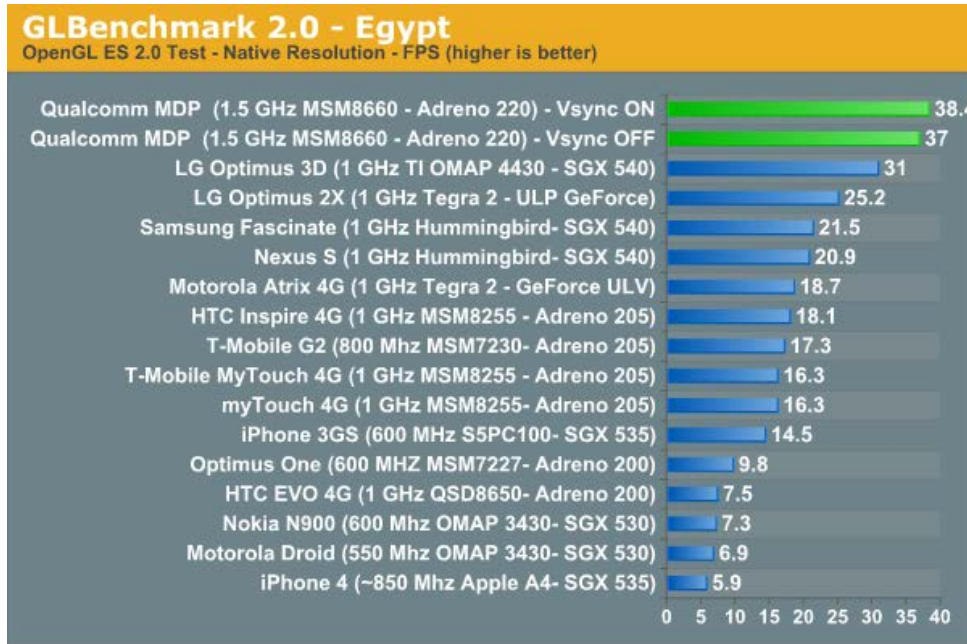
Energieeffizienz

- ausschalten des Chips im Ruhezustand
- unterschiedliche Taktdomains für
 - Vertex-Shader
 - Textur-hole-Einheit
 - Pixel-Shader

dynamische Spannungsversorgung und Taktgenerierung

- 6 verschiedene Taktfrequenzen
- 2 verschiedene Spannungen

Vergleich der ULP GeForce des Tegra 2

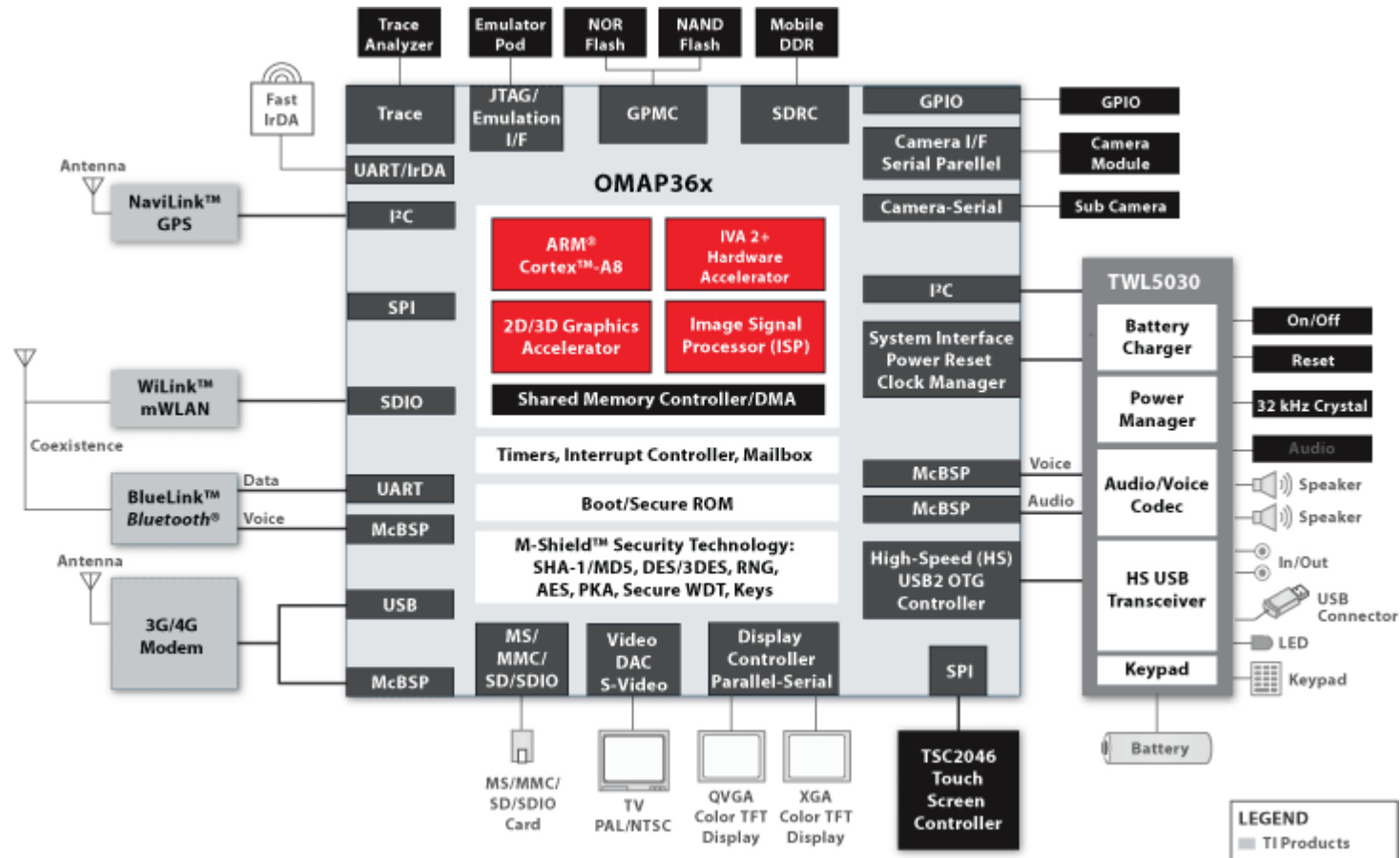


- ULP GeForce:
NVIDIA Tegra 2
- PowerVR SGX530
- PowerVR SGX535
- PowerVR SGX540
- Qualcomm Adreno 200
- Qualcomm Adreno 205
- Qualcomm Adreno 220

ULP GeForce GPU Performance

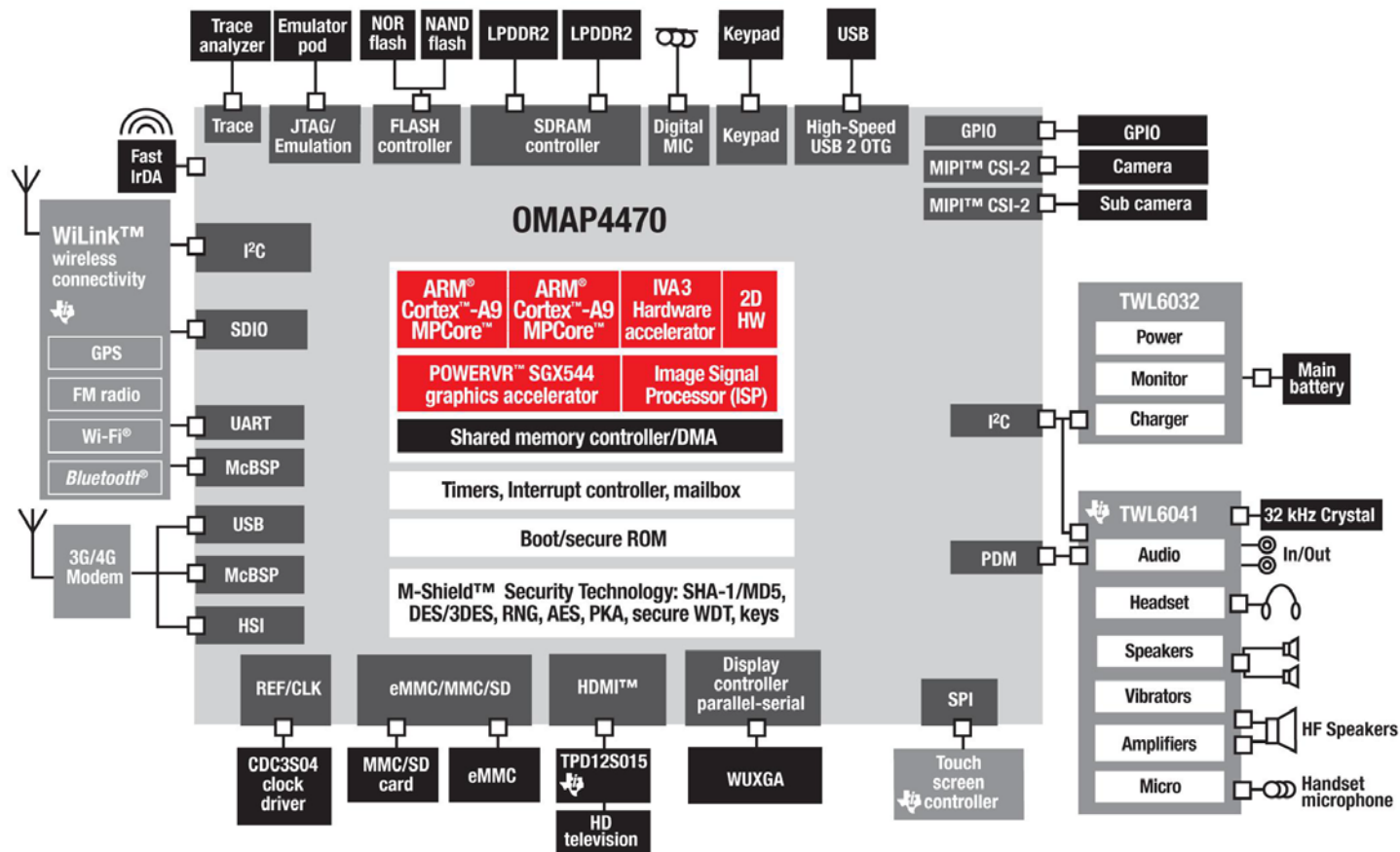
[GLBenchmark 2.0 Egypt
<http://images.anandtech.com/graphs/graph4243/36161.png>]

TI OMAP 36xx



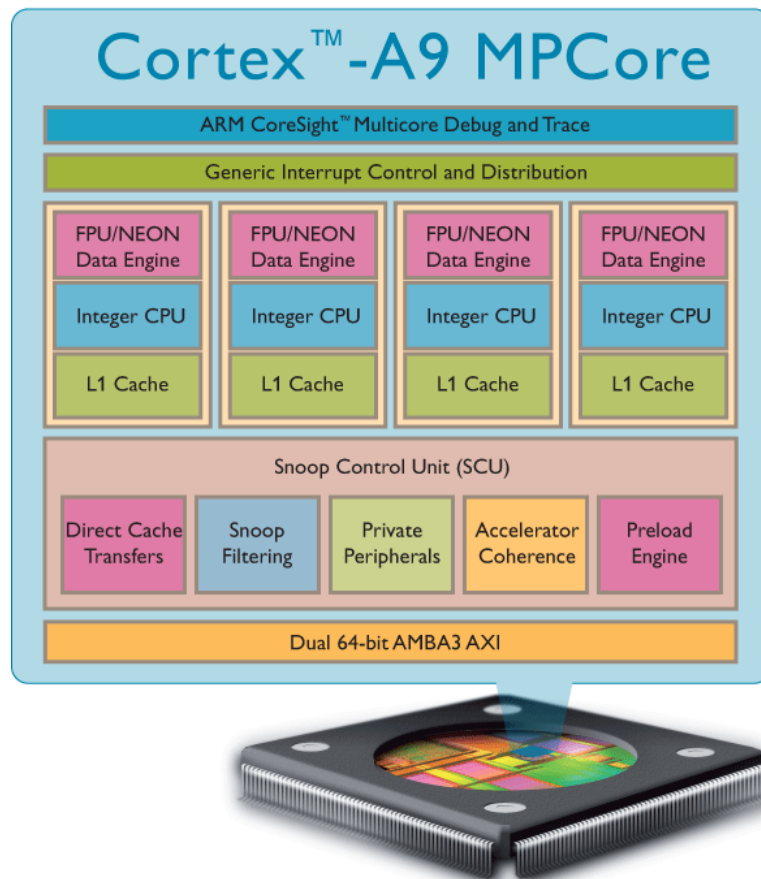
[<http://www.ti.com/general/docs/wbu/wbuproductcontent.tsp?templateId=6123&navigationId=12837&contentId=52605>]

TI OMAP 4470



[<http://www.ti.com/general/docs/wtbu/wtbuproductcontent.tsp?templateId=6123&navigationId=12869&contentId=123362>]

ARM Cortex A9



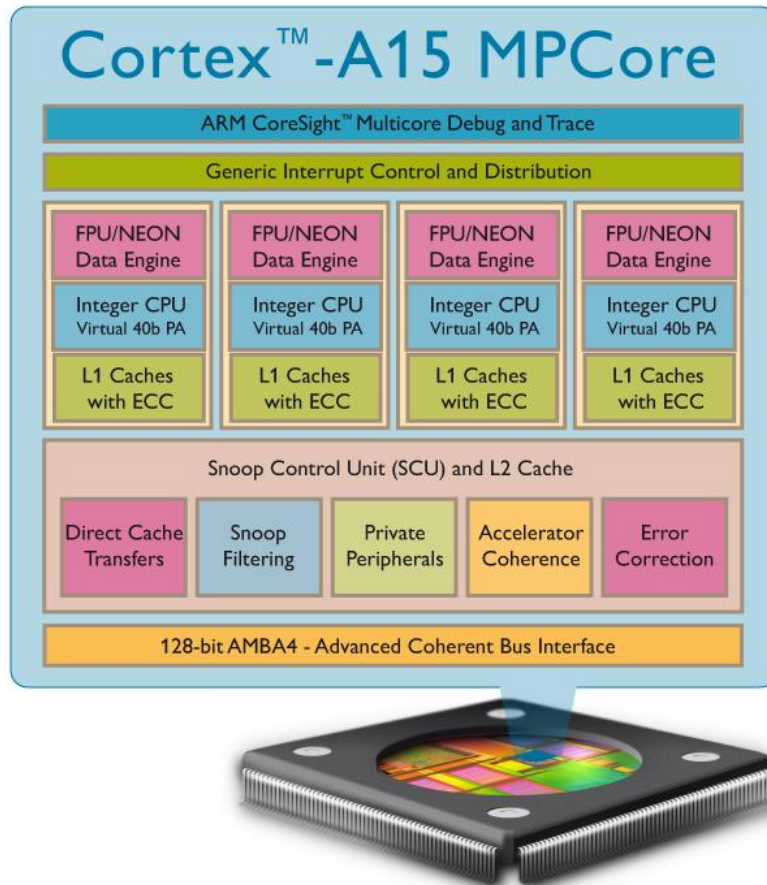
[<http://www.arm.com/products/processors/cortex-a/cortex-a9.php>]

NVidia Tegra-Architektur

	Dual Core Power Optimiert	Dual Core Performance Optimiert
Prozess	TSMC 40G	TSMC 40G
Standard Cell Library	ARM SC12 High Performance Kit	ARM SC12 High Performance Kit
Performance (Total DMIPS)	4,000 DMIPS	10,000 DMIPS
Frequenz	800 MHz	2000 MHz
DMIPS/MHz [*]	2,5	2,5
Energy Efficiency (DMIPS/mW)	8.0	5.26
Total power at target frequency	0.5 W	1.9 W
Silicon Area	4.6 mm ²	6.7 mm ²

[*]: <http://www.anandtech.com/Show/Index/4940>

ARM Cortex A15



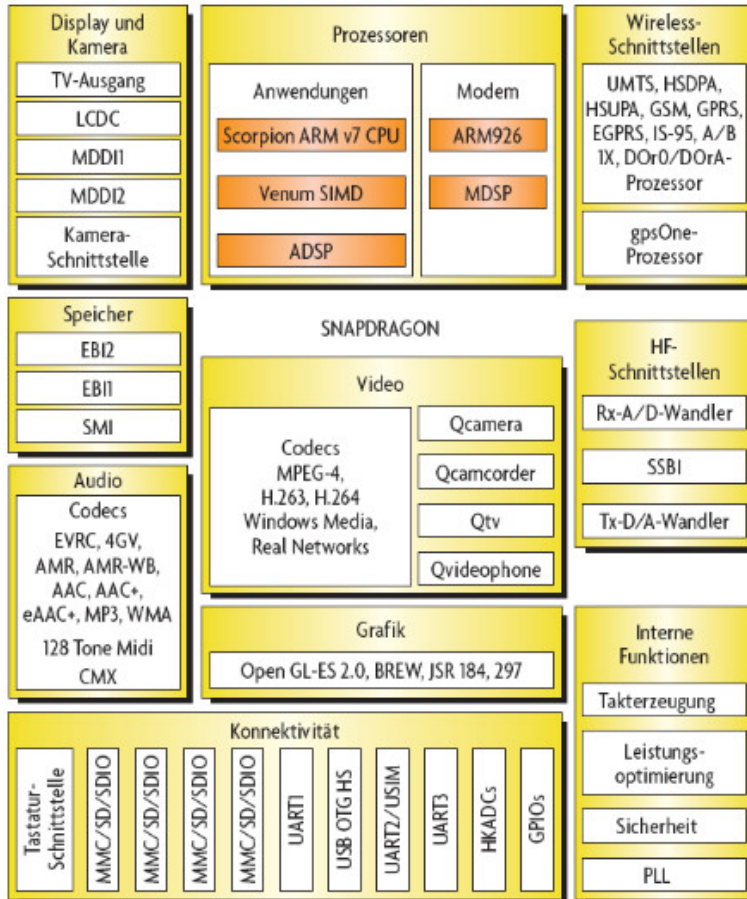
[<http://www.arm.com/products/processors/cortex-a/cortex-a15.php>]

Vergleich ARM Prozessoren mit Qualcomm Prozessoren

	ARM 11	Cortex A8	Cortex A9	Scor- pion	Krait
DMIPS/M Hz	1,25	2,0	2,5	2,1	3,3
Pipeline	8	13	8	10	11
out-of- order	nein	nein	ja		ja
Prozess	90 nm	65/45 nm	40 nm	40 nm	28 nm
Typische Frequenz	412 MHz	0,6 – 1 GHz	1,2 GHz	1 Ghz	1,5 GHz

[<http://www.anandtech.com/show/4940/qualcomm-new-snapdragon-s4-msm8960-krait-architecture>]

Qualcomm Snapdragon (Scorpion Chip; QSD8672)



[http://www.elektroniknet.de/fileadmin/user_upload/wor_pics/c665adfa2d04c04b024b8694ecbc71d7_568x528.jpg; Bild 1. Snapdragons Blockdiagramm sieht auf den ersten Blick aus wie diverse andere Chipsets für mobile Geräte auch. Den Unterschied macht die Integration eines Dual-Mode-Modems aus, das diverse Übertragungsstandards unterstützt.]