



**TECHNISCHE  
UNIVERSITÄT  
DRESDEN**

**Fakultät Informatik** Institut für Technische Informatik, Professur für VLSI-Entwurfssysteme

# **GROSSER BELEG INDEXBASIERTES SHORT-READ-MAPPING AUF FPGAS**

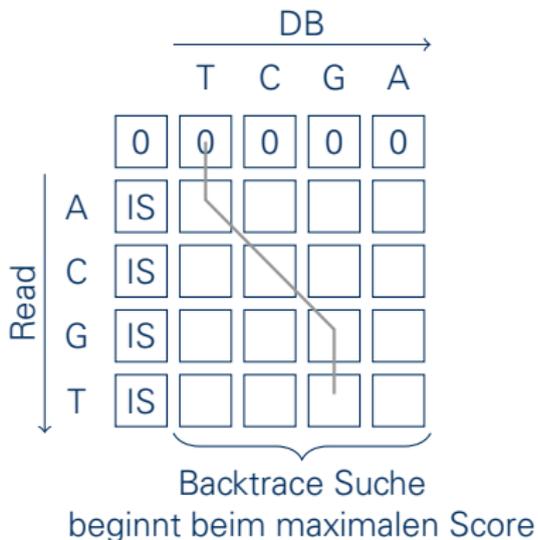
Frank Hoffmann

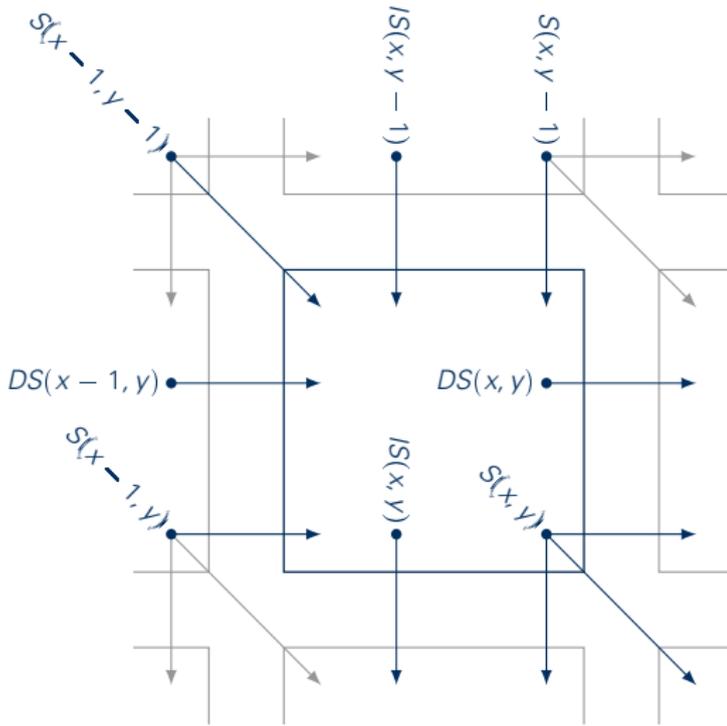
Dresden, 16.01.2013

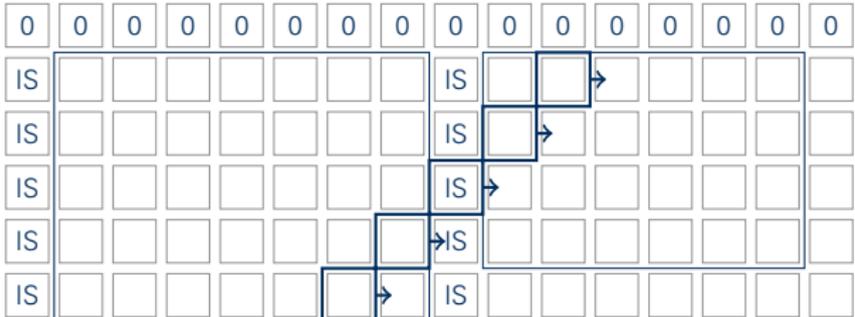
# Alignment Berechnung auf einem FPGA

## Indexsuche

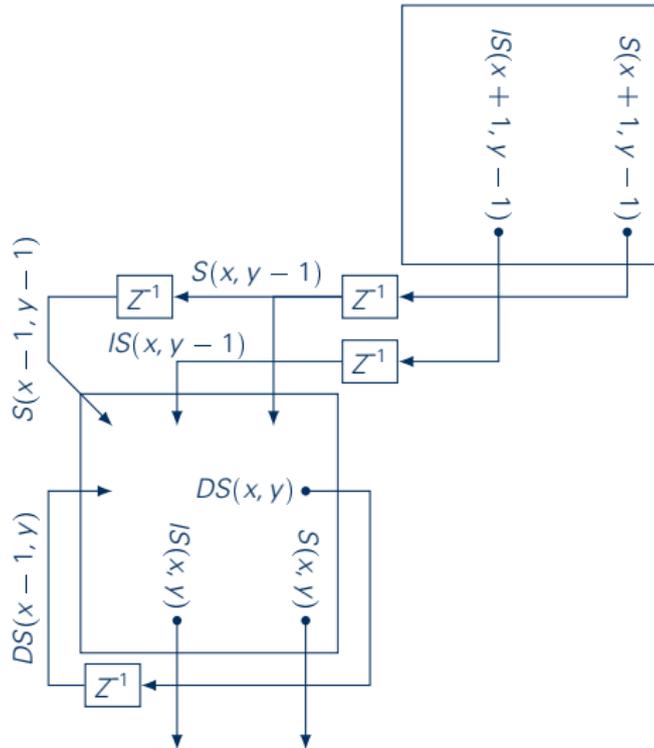
# 01 Alignment Berechnung auf einem FPGA

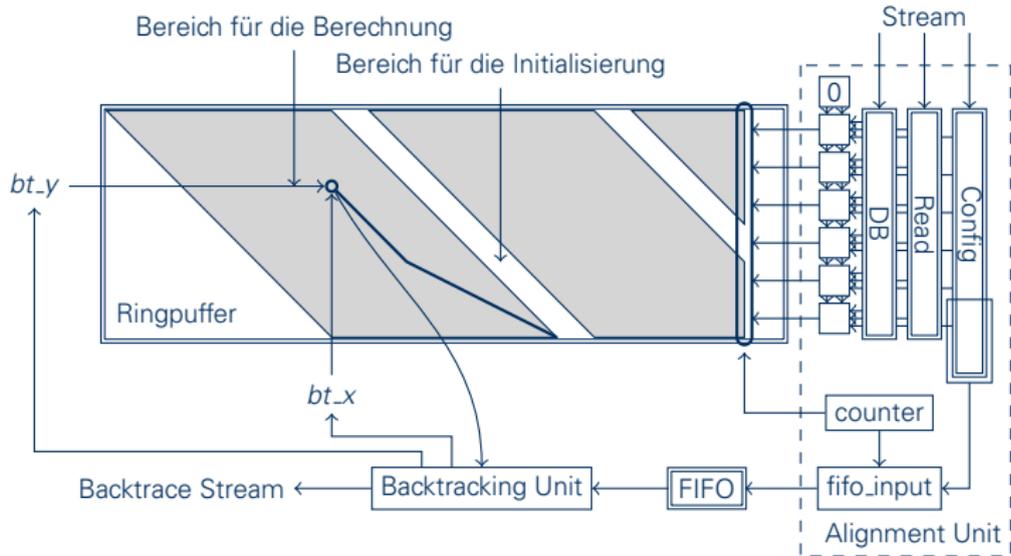







 diagonal angeordnete Berechnungszellen





# 01 Auswertung

Device: Virtex5  
Maximale Readgröße: 64  
Maximum Frequency: 168.577MHz  
Slice Registers: 3297  
Slice LUTs: 4535  
fully used LUT-FF pairs: 2696  
bonded IOBs: 12  
Block RAM/FIFO: 8  
BUFG/BUFGCTRLs: 1

## 02 Indexaufbau

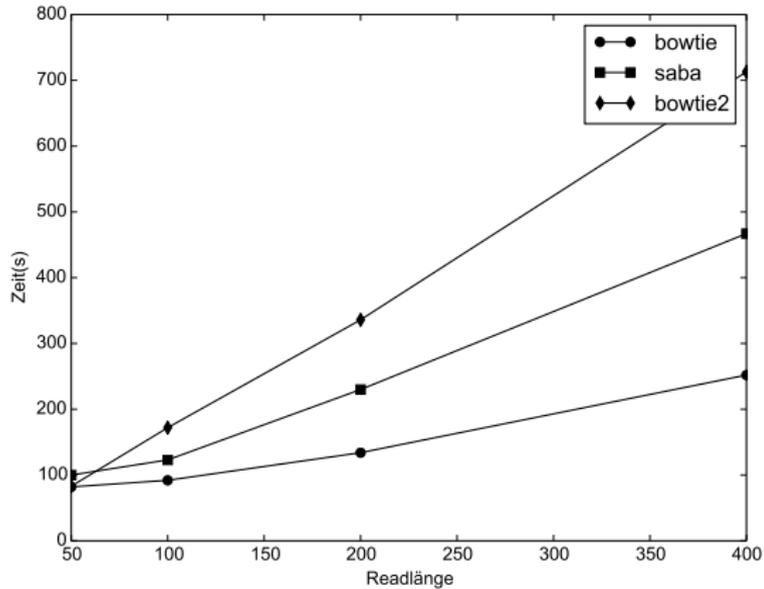
- Auflistung aller Positionen der Datenbank `CATCATCAG$`

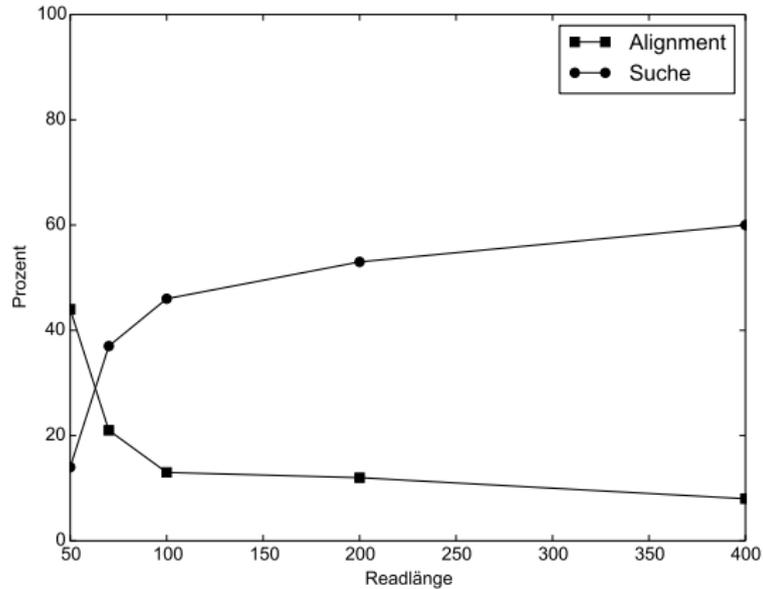
dbidx	referenziert
0	<code>CATCATCAG\$</code>
1	<code>ATCATCAG\$C</code>
2	<code>TCATCAG\$CA</code>
3	<code>CATCAG\$CAT</code>
4	<code>ATCAG\$CATC</code>
5	<code>TCAG\$CATCA</code>
6	<code>CAG\$CATCAT</code>
7	<code>AG\$CATCATC</code>
8	<code>G\$CATCATCA</code>
9	<code>\$CATCATCAG</code>

## 02 Indexaufbau

- Auflistung aller Positionen der Datenbank `CATCATCAG$`
- Erzeugung des Suffixarrays durch lexikalische Sortierung nach den referenzierten Symbolen

dbidx	referenziert
7	AG\$CATCATC
4	ATCAG\$CATC
1	ATCATCAG\$C
6	CAG\$CATCAT
3	CATCAG\$CAT
0	CATCATCAG\$
8	G\$CATCATCA
5	TCAG\$CATCA
2	TCATCAG\$CA
9	\$CATCATCAG





Fragen?