

PDA Architekturkonzepte

Hauptseminar Technische Informatik

Stefan Türk

- Einleitung
- Historische Entwicklung
- Prozessorarchitekturen
- Flashspeicher
- Funktion von Digitizeranzeigen
- Datenübertragungsverfahren
- Zusatzhardware



- “Personal Digital Assistant”
- Anwenderkreis vervielfacht
- Unterstützen den Nutzer mit vielen kleineren Anwendungen
 - Kalender- und Terminsystem
 - Adressverwaltung
 - Tabellenkalkulation
 - Email, Internet
 - lesen von Büchern
 - Filme und Fernsehen
 - Sprach- und Textnotizen
- hohe Anforderungen an CPU's
 - klein, schnell, billig
 - stromsparend, hoch integriert
- Kompromiss aus Desktop-CPU und Mobile-CPU



- 1972: HP, erster Handheld HP-35
- 1983: TI, CC-40 mit TMS70C20 Prozessor
- 1991: Psion, Serie 3 palmtop Computer, 4Mhz Nec V30 Prozessor
- 1992: Eo, Personal Communicator 880 30MHz Hobbit Prozessor
- 1995 Intel: GX und SX Prozessoren, 33MHz
- 1996 Nec: R4101 mit Touch screen Unterstützung
- 1996 Microsoft: Windows CE
- 1997 HP: 300LX Handheld
- 1997 Apple: Newton message Pad 2000, 162 MHz
- 1998 500.000 verkaufte Windows CE Systeme
- 2000 Microsoft: Pocket PC Standard (Win CE 3.0)
- 2000 Compaq: iPAQ, StrongARM@206 MHz
- 2002 Sharp: Zaurus SL-A300, erster XScale Linux PDA

Übersicht der wichtigsten Handheld CPU's

- ARM 600/610
- ARM7TDMI / ARM9TDMI
- AT&T Hobbit Prozessor
- Motorola Dragonball
- Intel StrongArm
- NEC VR
- Hitachi SH3
- Intel XScale

Ursachen für den hohen Energiebedarf

- Schaltströme
- Kurzschlußströme
- Leckströme

Ziele für das Schaltungsdesign

- Minimierung der Versorgungsspannung
- Verringerung von Schaltungsaktivität
- Anzahl der Gates reduzieren
- Minimierung der Frequenz

- “Reduced Instruction Set Computing”
- reduzierter Befehlssatz gegenüber CISC Prozessoren
 - üblich weniger als 128 Befehle (CISC: 300+)
- wichtigste Befehlsfolgen fest verdrahtet
- Vorteil liegt bei einfachen Befehlen
- Aufspaltung komplexer Befehle in Einzelschritte
 - verringert den Geschwindigkeitsgewinn
- Lösung durch Pipelining
- außerdem Load/Store Architektur
- dadurch größerer Registersatz als CISC

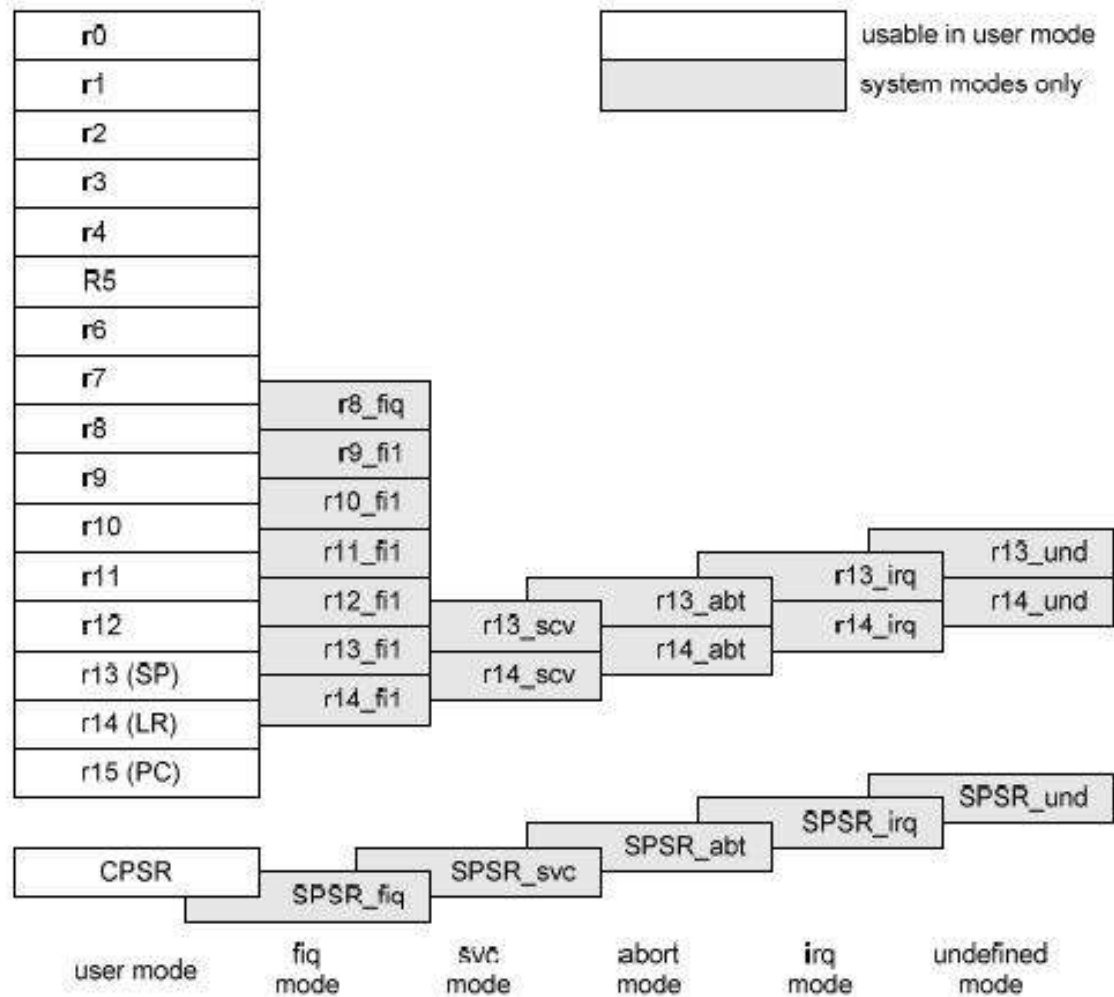
- Spezialfall MIPS (Microprocessor without interlocked pipeline stages)
 - keine Pipeline Sperren (Warten auf benötigte Ergebnisse)
 - NOP Kommandos durch Programmierer oder Compiler
 - Architektur sehr einfach und übersichtlich

ARM610

- erstmalig 1991 eingeführt
- 32 Bit Adressbus
- Current Program Status Register (CPSR)
- Saved Program Status Register (SPSR)
 - ARM definiert mehrere Betriebsmodi (Sichtbarkeit von Registern)
 - Prozessor immer in genau einem dieser Modi (CPSR)
 - Exceptions verändern den Modus
 - danach Laden des alten Modus (aus SPSR)
- on chip cache (4 kb)
- rund 35000 Transistoren
- 5 Volt Betriebsspannung
- Memory Management Unit (MMU)
 - virtuelle in physikalische Speicheradressen
 - ermöglicht Zugriff auf gesamten virtuellen Adressraum
- Verwendung bspw. in Apple Newton
- etwa 28 MIPS

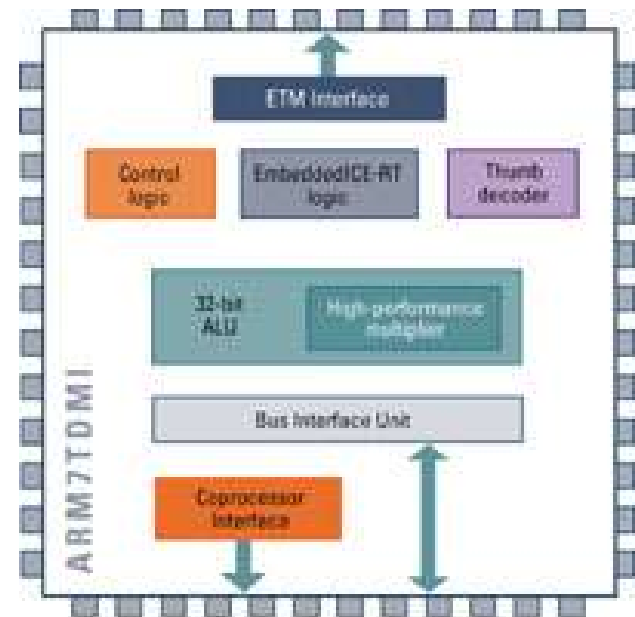


Processorarchitekturen – ARMv3



ARM7TDMI

- “low End” Prozessor
- häufigste Verbreitung bei digitalen Mobiltelefonen
- Weiterentwicklung vom ARM6 Kern (Pipeline mit 3 Stufen)
- 3V Überarbeitung des ARM6 32Bit Integer Kerns (lief bei 5V)
- Thumb 16 Instruction Set
 - komprimiert 32 Bit Befehle in 16Bit
 - Thumb Befehle zu Laufzeit dekodiert
 - nur wichtige Befehle umgesetzt
 - über Lookup Table nachschlagen
- On-Chip-Debugging
- verbesserter Multiplizierer
 - liefert 64 Bit Ergebnisse
 - schneller
- In-Circuit-Emulator
 - On Chip Break- und Watchpoints
- 74.209 Transistoren
- 60 MIPS

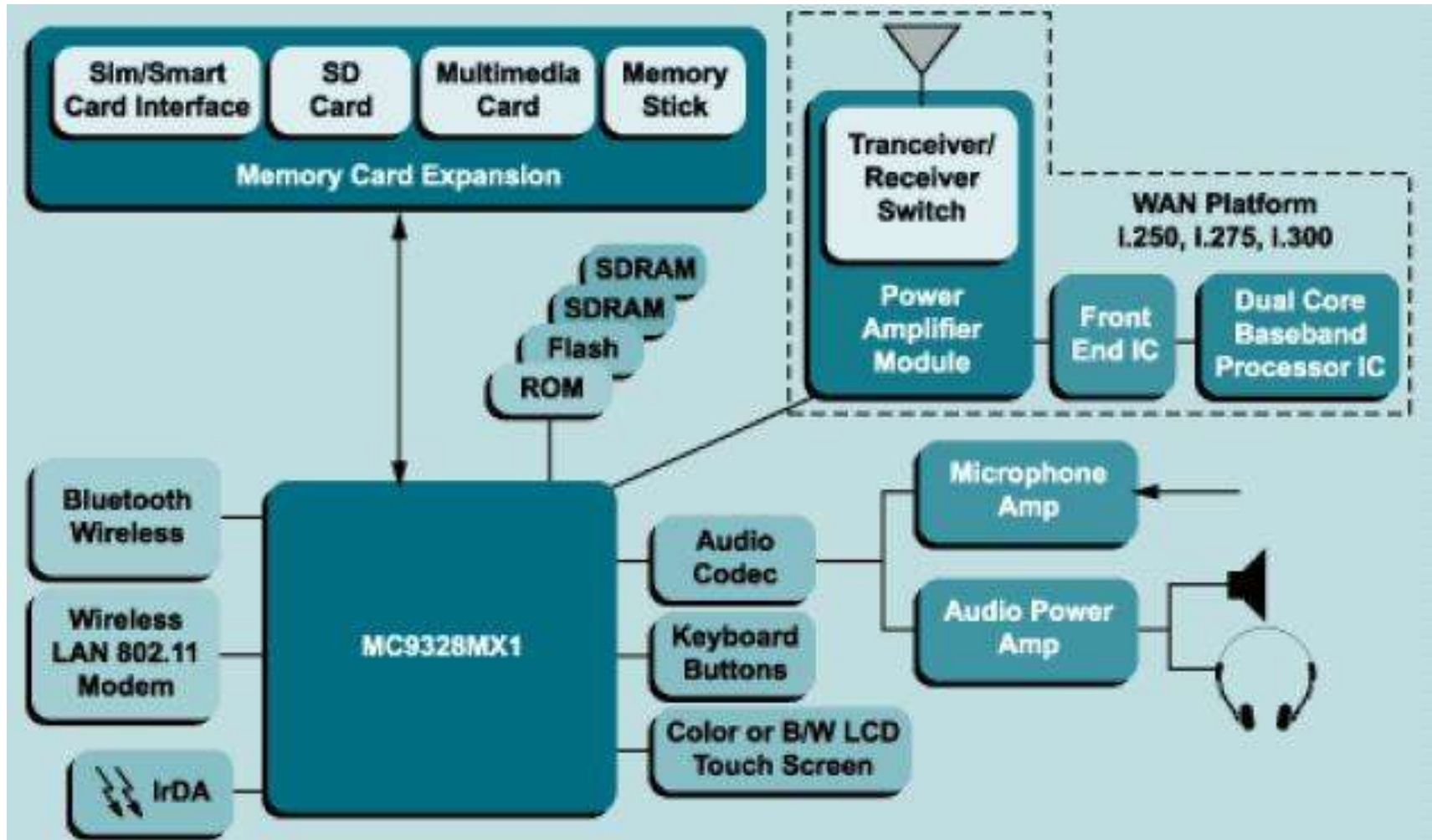


Motorola Dragonball VZ

- basiert auf MC68000er Kern von Motorola
 - “low power” Version
 - 32 Bit Adressbus
 - LCD Controller
 - Bildschirm Auflösung bis zu 640x480
 - 16 Graustufen
 - 3V Betriebsspannung
 - sehr weite Verbreitung (PalmOs, WinCE, EPOC)
 - 5,4 MIPS bei 33 MHz
-
- Derzeitige Version: **MX1** mit ARM9TDMI Kern
 - 16K Instruction Cache und 16K Data Cache
 - Kartenunterstützung (CF, MC, SC)
 - Farbdisplay, USB, Bluetooth
 - On-Chip DMA Controller

Processorarchitekturen – Motorola Dragonball

Motorola Dragonball MX1



Intel StrongARM SA-110

- Lizenz von ARM (v4)
- 16Kb Instruction und 8Kb Data Cache
- Multimedia Karten Unterstützung
- 100 MHz Speicherbustakt
- bis zu 233 MHz Prozessortakt
- 2 “Memory Management Units”
 - IMMU für Befehle
 - DMMU für Daten
- 2,1 Millionen Transistoren
- Stromverbrauch durch Powermanagement geregelt
 - normal, idle, sleep Modus
 - bei “normal@206Mhz” weniger als 400mW
 - Vergleich: 16 Mhz Dragonball verbraucht 300mW
- etwa 250 MIPS
- Nachfolger: Intel XScale

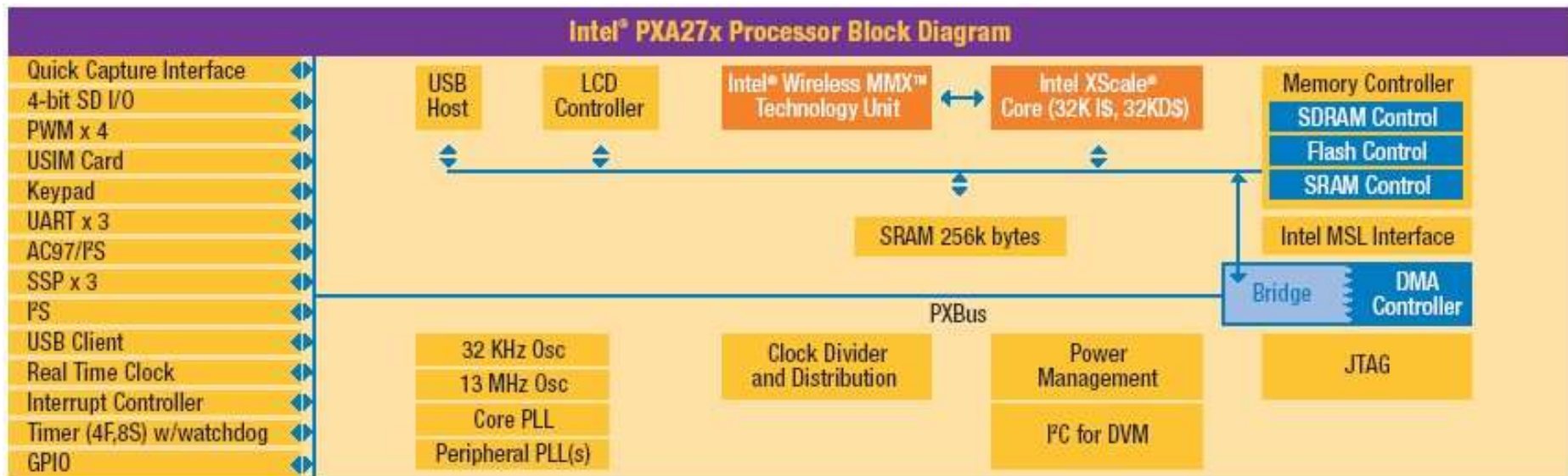


Intel XScale PXA27x

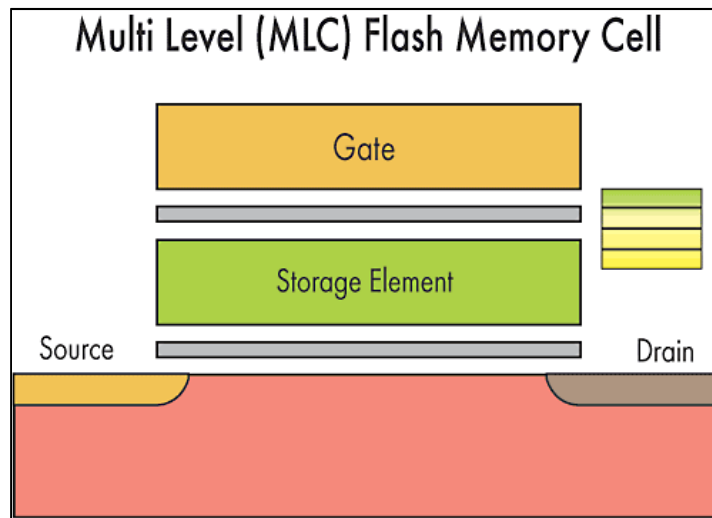
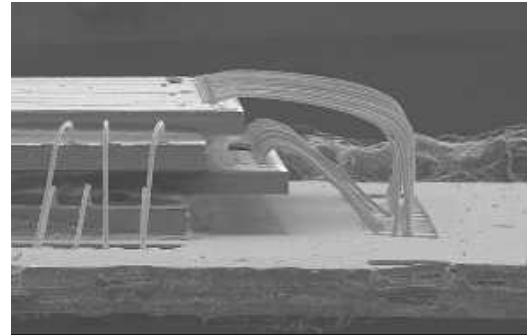
- 3 Generationen: PXA210/PXA25x, PXA26x und PXA27x
- alle sind 32 Bit Prozessoren
- haben 32 Kb Daten Cache und 32 Kb Befehls Cache
- 2 Kb Mini Daten Cache für Streaming Data
- taktbar in 4 Stufen: 312MHz, 416MHz, 520MHz und 624MHz
- Verwendung von Strata Flash Speicher
 - basiert auf Intels “Multi Level Cell”
 - 2 Bit pro Speicherzelle
 - sehr schnelles Speicher lesen
 - sehr große Speichergrößen (256MB)
 - läuft mit 1,8 V oder 3 V Energiesparend
 - Code und Datenspeicherung auf einem Chip
 - direkte Codeausführung aus Speicher möglich
- Wireless SpeedStep automatische Taktung
- Wireless MMX zusätzlicher Befehlssatz mit allen MMX Optionen

Intel XScale PXA27x

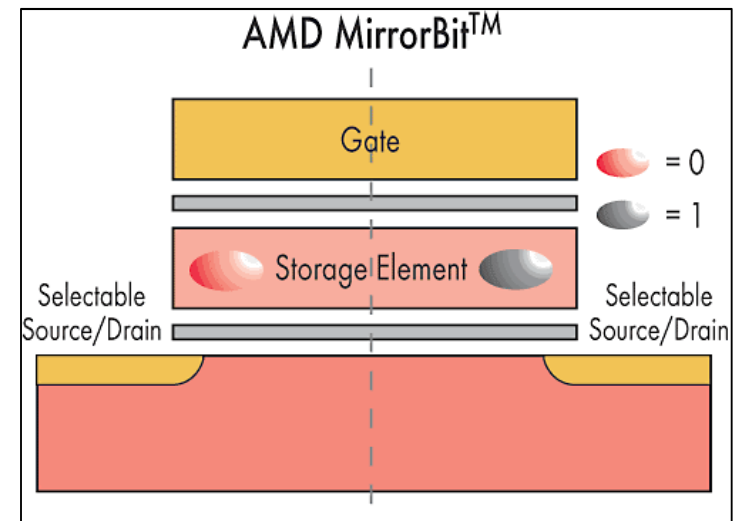
- Debug und JTAG
 - “Trace History” mit bis zu 256 Einträgen
- Superpipelined RISC
 - 7 Integer Stufen und 8 Speicher Stufen
- 64 Bit interner Speicherbus
 - bis zu 4,8 Gbyte/s für interne Zugriffe
- 8-Entry-Write-Buffer
 - Ausführung von Befehlen, während Datenabspeicherung



StrataFlash vs. MirrorBit



- Ladungen haben mehrere Spannungsniveaus



- Speicherung der Bits “rechts” und “links” im Transistor

StrataFlash vs. MirrorBit

Flash-Speicher von Intel und AMD			
Flash	MirrorBit	StrataFlash (J3)	StrataFlash (K3)
Betriebsart	Async	Async	Sync
Prozess	0,18 μ m	0,25 μ m	0,18 μ m
Versionen	16..256 MBit	32 .. 128 MBit	64..256MBit
Spannung	2,7 -- 3,6V	2,7 -- 3,6V	2,7-3,6V
Random access time	90 ns	120 ns	110 ns
Page mode access time	25 ns	49 ns	25 ns
Burst read time / byte	-	-	13 ns
Programmierzeit/Word	6 μ s	13,6 μ s	10 μ s
typ. Löschzeit	0,4 s/64KByte	2s/128KByte	1s/128 KByte
Löschzyklen pro Block	>100 000	>100 000	>100 000
Strom (Lesen)	10 - 30 mA	15 - 24 (40) mA	10 - 24 mA
Strom (Standby)	1 μ A	120 μ A	30 μ A
Datenstabilität	20 Jahre	20 Jahre	20 Jahre
Auf dem Markt ab	Apr 02	1999	Apr 02
Preis (10 000)	7,95 US-\$	8,82 US-\$	10 US-\$

(Die Zahlen beziehen sich auf die 3V/64-MBit-Ausführungen.)

Resistive Technologie

- 2 durchsichtige leitfähige Schichten
- durch sehr kleine Isolationspunkte getrennt
- an oberen Schicht wird Strom angelegt
- Stromfluss durch 4 Sensoren in den Ecken ausgewertet
- X-Y Koordinate bestimmt
- kratzfeste Folie als Schutz
- Vorteil: auch mit Stift bedienbar

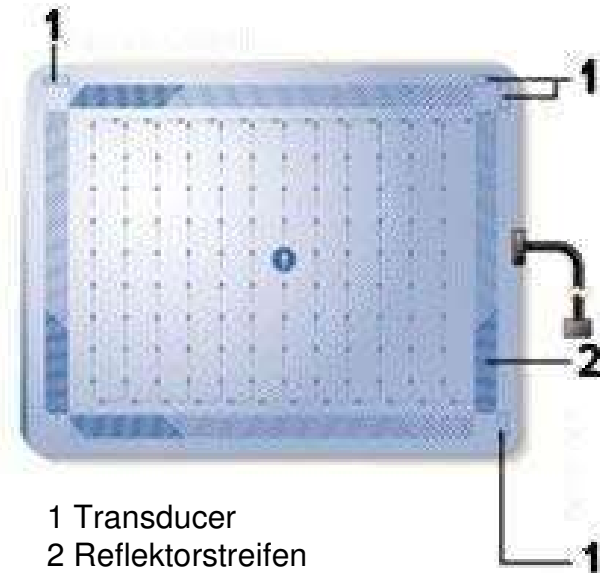
Kapazitive Technologie

- ebenfalls 2 Schichten
- statt Strom wird Spannung angelegt
- Messung des Spannungsabfalls bei Berührung
- kann nur mit Fingern und speziellen Stiften bedient werden

Funktionsweise von Digitizeranzeigen

Oberflächenwellen Technologie

- durch Piezoelektrische Elemente auslösen von Oberflächenwellen
- “Transducer” befinden sich in den Ecken des Bildschirms
- 5MHz elektrisches Signal Ultraschall
- Reflektoren auf gegenüberliegender Seite
- sehr hohe Auflösung
- Verunreinigungen unproblematisch
- regelmäßige Rekalibrierung



Lichtschranken Technologie

- Raster von Lichtschranken
- Positionsberechnung durch Unterbrechung der Schranken
- Wird mit geringen Verunreinigungen fertig

Serielle Übertragung

- maximal 115 KBit/s

Infrarot Übertragung (IrDa)

- laut Standard maximal 100cm Reichweite
- IrDa 1.0 maximal 115 KBit/s
- IrDa 1.1 maximal 16 MBit/s (Very-Fast-Infrared)
 - Geschwindigkeit erreicht durch z.B. "4 Pulse Position Modulation"

USB Übertragung

- USB 1.1 maximal 12 MBit/s
- USB 2.0 maximal 480 MBit/s
- Vorteile: Geschwindigkeit und Stromversorgung auf dem Bus

WLAN Übertragung

- mehrere Möglichkeiten: intern, CF Karte, SDIO Karte, ...
- kommerziell zZ. Bis 108 MBit/s
- mit PDA geringe Reichweite

Bluetooth Übertragung (WPAN)

- sendet auch bei 2,4 GHz
- intensives "Frequency Hopping"
- mit Version 2 etwa 2,2 MBit/s
- Reichweite maximal 100 Meter
- Vorteile: automatische Erkennung, keine Access Points, sparsam

SDIO Karten



802.11b



BLUETOOTH



MODEM



GPS



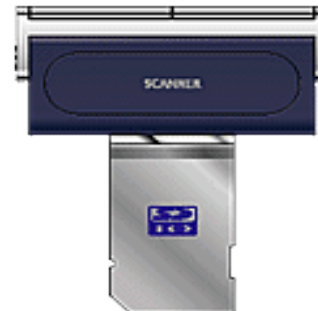
DIGITAL TV TUNER



CAMERA



VOICE RECORDER



SCANNER



FINGERPRINT
RECOGNITION

Vielen Dank

- [1] <http://www.intel.com/>
- [2] <http://www.tecchannel.de/>
- [3] <http://www.hardwareluxx.de/>
- [4] <http://de.wikipedia.org/>
- [5] <http://www.cpu-collection.de/>
- [6] <http://www.arm.com/>
- [7] <http://www.netzwelt.de/>
- [8] <http://www.sdcard.com/>