

Eigendiagnose und Systemüberwachung in Multi-FPGA/Prozessor- Systemen

Marcel Köhler

s0241122@inf.tu-dresden.de

Technische Universität Dresden

Institut für Technische Informatik

Übersicht

- **Aufgabenstellung**
- **Motivation**
- **SDRM – Plattform (Einordnung ins Gesamtsystem)**
- **Allgemeine Diagnosefunktionalität**
- **Ansätze zu Diagnosekonzepten in Computern**
- **Diagnosekonzept für die SDRM – Plattform**
 - Anforderungen an universellen Ansatz
 - Bootvorgang
 - weitere Überwachungsfunktionen
- **Zusammenfassung**

Aufgabenstellung

- **Ausgangspunkt: Grundprinzipien der Eigendiagnose/ Systemüberwachung in Computersystemen**
- **Erarbeitung allgemeiner Lösungsvorschläge zur Eigendiagnose/ Systemüberwachung**
- **Konzept zur Integration einer Lösung für SDRM-Plattform**
- **Implementation, Evaluierung und Test**

Motivation

- **rasante Entwicklung Computertechnik**
 - stetig steigende Funktionalität und Leistung durch neue Technologien
 - Komplexität der Systeme
- **Sicherstellung des fehlerfreien Systembetriebs**
 - Zuverlässigkeit und Stabilität
 - Diagnose- und Überwachungsfunktionen zur Feststellung des technischen Zustands
 - zielgerichtete und schnelle Beseitigung im Fehlerfall
 - Qualitätssteigerung des Endproduktes

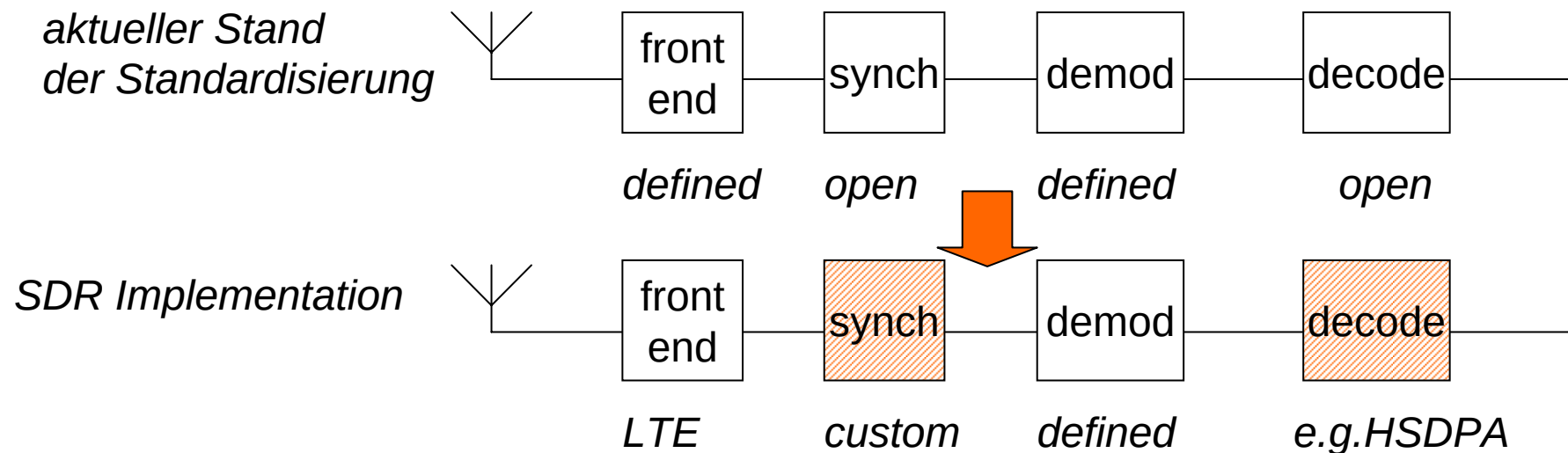
SORBAS und Multi-FPGA Plattform SDRM(1)



SORBAS und Multi-FPGA Plattform SDRM(2)

- **SORBAS2xx**

- Software Radio Based Access System
- Test Mobile für neuen Mobilfunkstandard LTE (Long Term Evolution)
- Prinzip: Software Defined Radio

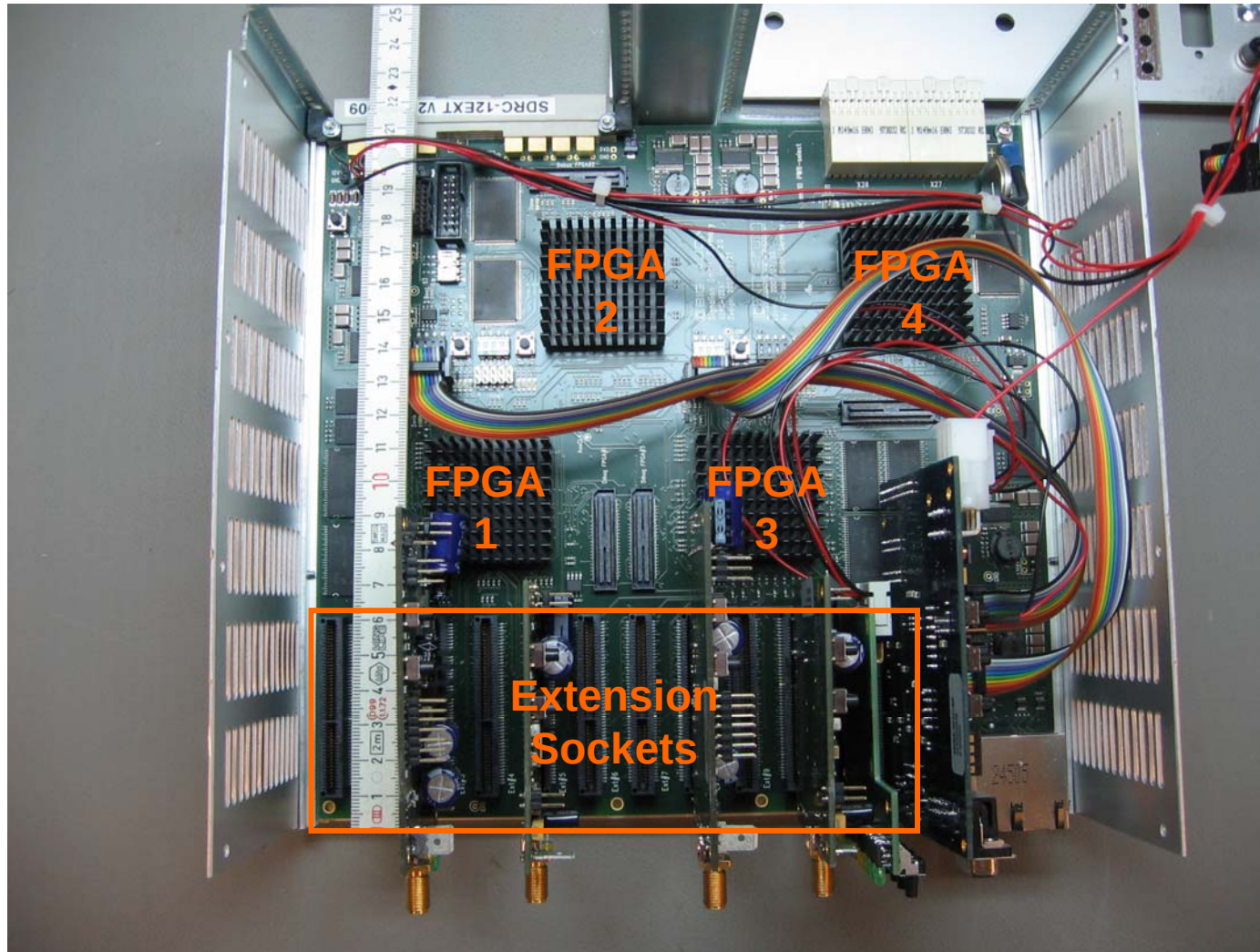


- Problem: LTE Standardisierung nicht abgeschlossen
- Lösung: Flexibles System durch Softwareupdates anpassbar

SORBAS und Multi-FPGA Plattform SDRM(3)

- **SDRM – Signalion Digital Radio Module zur digitalen Signalverarbeitung**
- **Hauptplatine SDRC (Signalion Digital Radio Card)**
- **Erweiterungskarten:**
 - DAC/ADC-Karten
 - CLK-Karten
 - Schnittstellenkarte Ethernet, UART, USB

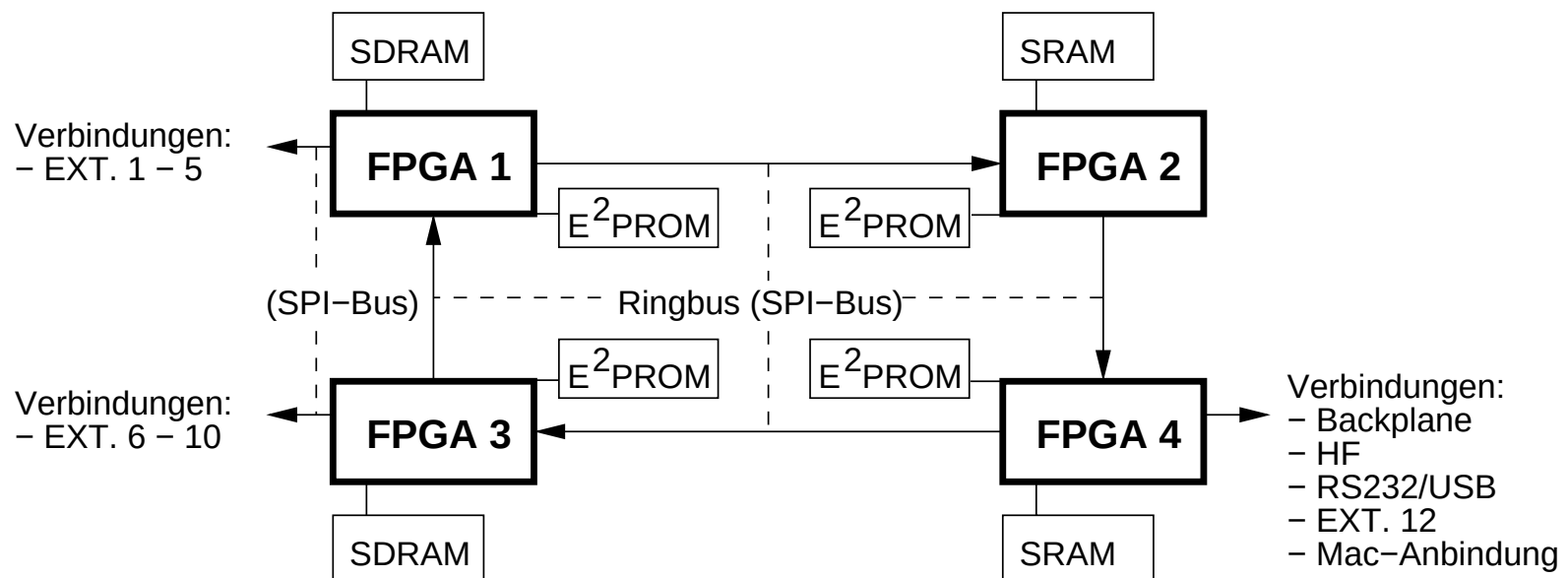
SORBAS und Multi-FPGA Plattform SDRM(4)



SORBAS und Multi-FPGA Plattform SDRM(5)

- Digitale Signalverarbeitungskarte

- Xilinx Virtex-4 LX160 FPGAs
- SDRAM/SRAM
- FPGAs kommunizieren über Ringverbindung

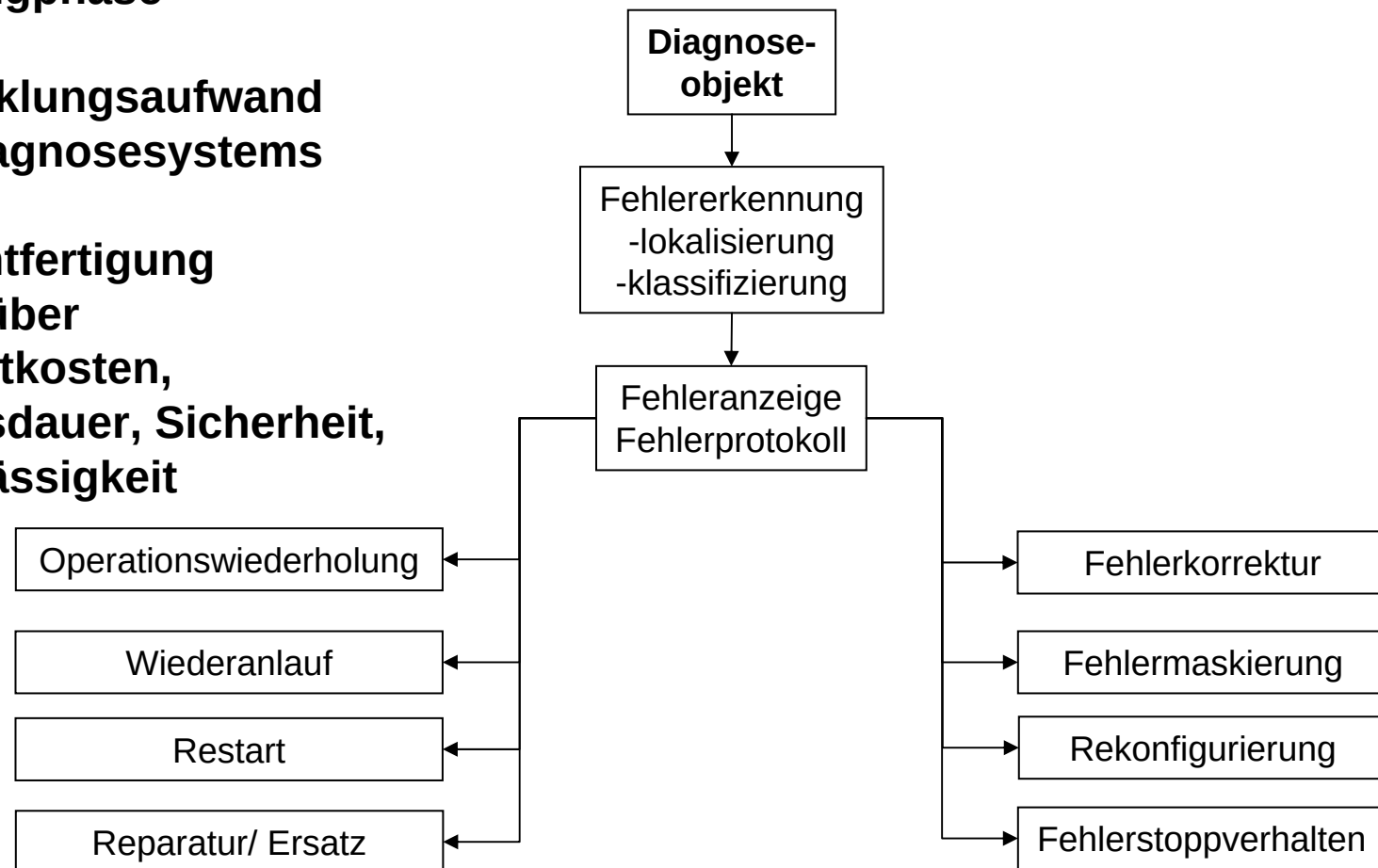


IST und SOLL

- nur minimale Integritätssicherung
- korrekter Download der Konfigurationdaten für FPGA wird angezeigt
- Softwareinkompatibilitäten der FPGA-Implementierungen unberücksichtigt
- Basisinitialisierung für DAC-Karte und CLK-Karte
- Entwurf eines Bootvorgangs zur sukzessiven Freigabe von HW-Ressourcen
 - Kommunikationsstruktur, Softwareversionscheck, Peripherietest
- Ermöglichen von Systemabfragen und Tests während des Betriebs

Allgemeine Funktionalität eines Diagnosesystems

- Diagnose in Betriebs-/Wartungsphase
- Entwicklungsaufwand des Diagnosesystems
- Gerechtfertigung gegenüber Gesamtkosten, Lebensdauer, Sicherheit, Zuverlässigkeit



Ansätze zu Diagnosekonzepten in Computern

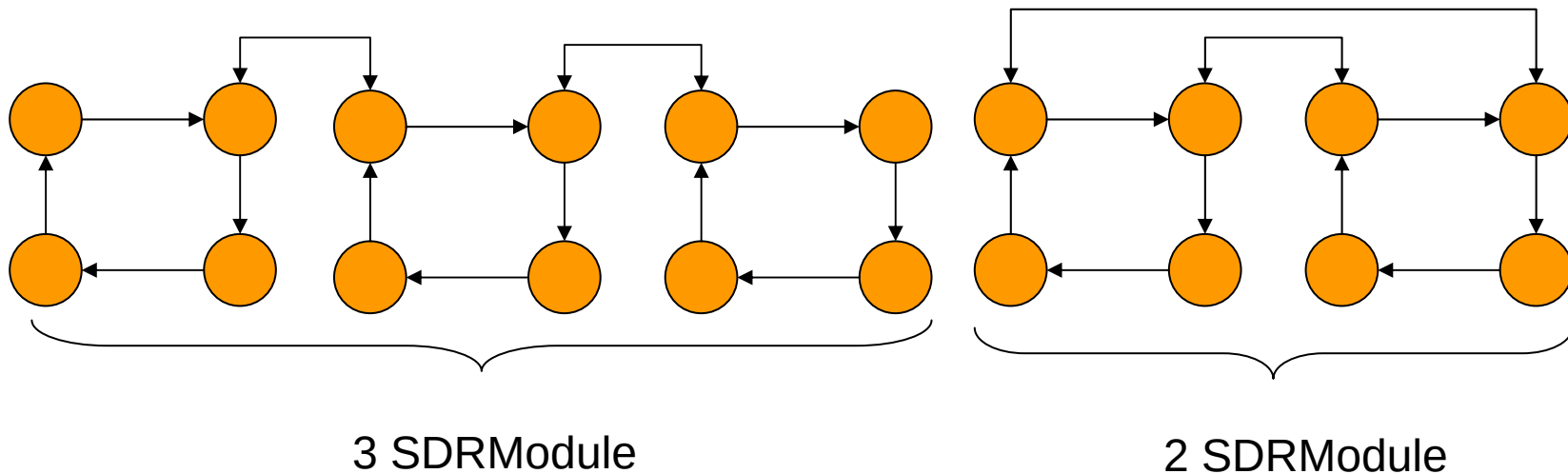
- **ähnlich modularer Aufbau wie SDRM**
 - Hauptplatine, Erweiterungen durch Steckkarten, I/O, Speicher...
- **Bootvorgang BIOS & POST**
 - Routinen: Hardwareerkennung, -initialisierung, -test
- **Diagnose in Startphase: POST-Code Ausgabe zur Diagnose**
 - Beep-Code/ Hex-Code/ Sprachausgabe durch spezielle ICs
 - Codes nicht alle offengelegt, nur Experten vorbehalten
- **Diagnose in Betriebsphase: Monitoring-Tools zur Überwachung**
 - Temperaturen, Lüfterdrehzahl, Spannungen
 - meist konfigurierbar, d.h. bei Überschreiten von Toleranzen
 - Fehlermeldung, -protokoll, Fehlerstoppverhalten

universelles Diagnosekonzept

- Analyse der Kommunikationsstruktur
- Kommunikationsprotokoll
- Erweiterbarkeit – Baukastensystem / Anpassung an neues System
- Festgelegte Algorithmen zur Abarbeitung der Fehlerrouinen
- Festlegung von Testzeitpunkten: Systemstart, -pausen, in bestimmten Zeitabständen
- Auswahl verschiedener Testalgorithmen
 - Möglichkeit zur Integration schon entwickelter Testroutinen

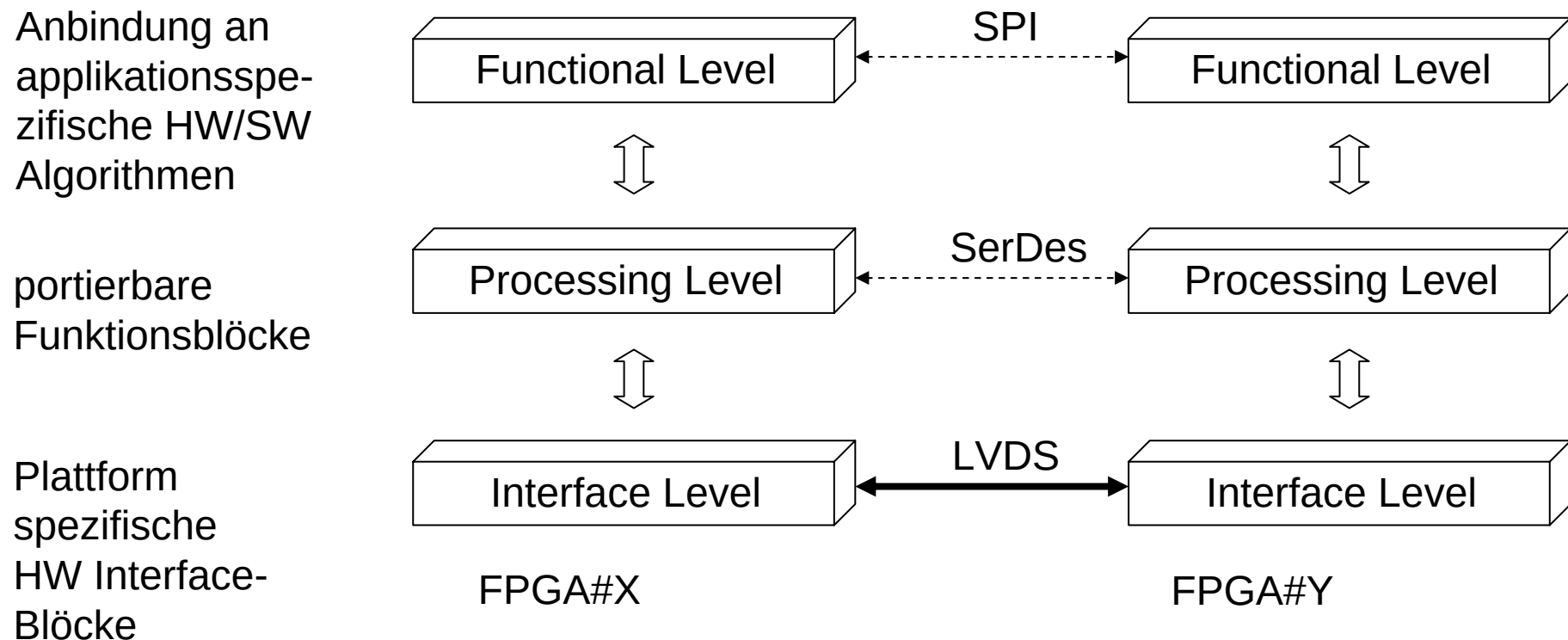
Kommunikationsstruktur

- **Wie werden die FPGAs einer SDRC miteinander vernetzt ?**
 - keine einheitliche Topologie
 - Ringstruktur für FPGAs
 - Sterntopologie zwischen FPGA und Erweiterungslots
 - Struktur optimal für Anwendungsgebiet Nachrichtentechnik
- **Vernetzung mehrerer SDRModule (geplant)**
 - 2 Backplanes pro Karte



Kommunikationsprotokoll

- Schichtenmodell
- Ziel: Entkopplung von darunter liegenden Schichten



Erweiterbarkeit – FPGA-Knoten

- **FPGA hat festgelegten Speicherbereich für Informationen wie**
 - Xilinx Identification Code
 - FPGA Number (Adresse)
 - Softwareversion des Designs
 - Interfaces zu SRAM/SDRAM, E²PROM, Erweiterungsslots (ja/nein)
 - Memory Sizes
 - Realisierung in Block-RAMs
- **Ein FPGA als I/O Zugang – Bereitstellung User Interface**

Erweiterbarkeit - Einsteckkarten

- **SDRC besitzt genormte Schnittstellen für Erweiterungskarten**
- **Diagnosefunktionalität unabhängig von Kartentyp**
- **alle Karten halten einen bestimmten Speicherbereich mit festdefinierter Informationsanordnung bereit**
 - Abfragebereich (eindeutige Headerstruktur)
 - EinheitenID zur Erfassung der belegten Steckplätze
 - HerstellerID
 - KlassenCode zur Identifikation des Kartentyps
 - Hardwarerevision
 - Softwareversion
 - Konfigurationsbereich (abhängig von Karte)
 - Information zu weiteren ICs auf Karte
- **Grundlage bildet der ATmega8, der Bestandteil jeder Karte ist**
- **Nutzung des integrierten Flashspeichers**

Diagnosekonzept – Startphase (Boot)

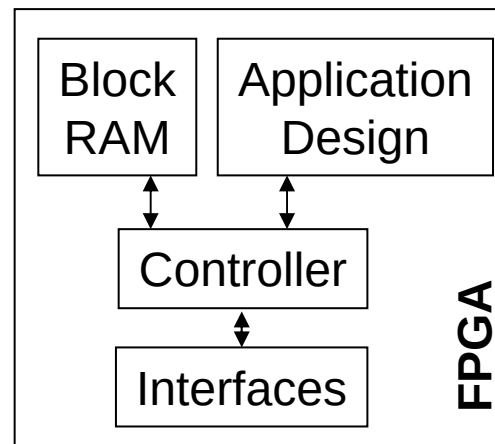
- Sicherstellung der Betriebsbereitschaft alle Funktionseinheiten
- umfasst einfache Tests und Hardwareinitialisierung
- Test der Ringstruktur
- FPGA Test (Softwareversion) und Freigabe
- Scan Erweiterungskarten, Auslesen Version/Status, Init und Freigabe
- Speichertest
- Report

Diagnosekonzept - Betriebsphase

- Abfrage im laufenden Betrieb umfasst:
- Statusabfragen HW
- Versionsabfrage der SW der Module auf FPGA
- Auslösen bestimmter Tests
- Abruf Fehler-Protokoll über User-Interface
- Einspielen von Updates für Erweiterungskarten

Designhierarchie

- **Basis für jeden FPGA**
- **Erweiterungsfunktionen in Abhängigkeit der Interfaces**
 - Steuerfunktionen besitzt MasterFPGA (User-Interface)
 - Busanalyse für Knoten mit Erweiterungsslot



other FPGAs Memory Extension-Slots User Interface (PC)

Zusammenfassung

- **Erledigte Aufgaben**

- Literaturstudium zu allgemeinen Diagnosekonzepten
- Diagnosekonzept in x86-Computern untersucht
- Anforderungsliste für Signalion-Diagnose erstellt
- Ansatz für universelles Diagnosekonzept
- Dokumentation der bisherigen Ergebnisse

- **TODO**

- Spezifikation der Algorithmen
- Implementierung der Algorithmen in Hardware (μ C-Cores, FSMs)
- Integration des universellen Diagnosekonzepts auf SDRM-Plattform
- Untersuchung zur Anwendbarkeit des entwickelten Konzeptes
- Dokumentation der Ergebnisse

***Vielen Dank für Ihre
Aufmerksamkeit!***

Literaturliste

- **J.Schneider : Wiederverwendungsgerechte Entwurfsunterstützung für programmierbare System-on-Chip, 2004**
- **R.Kärger: Diagnose von Computern, 1995**
- **H.-P. Messmer: PC Hardwarebuch, 2000**
- **Signalion GmbH: Datenblätter zu SORBAS und SDRM**